

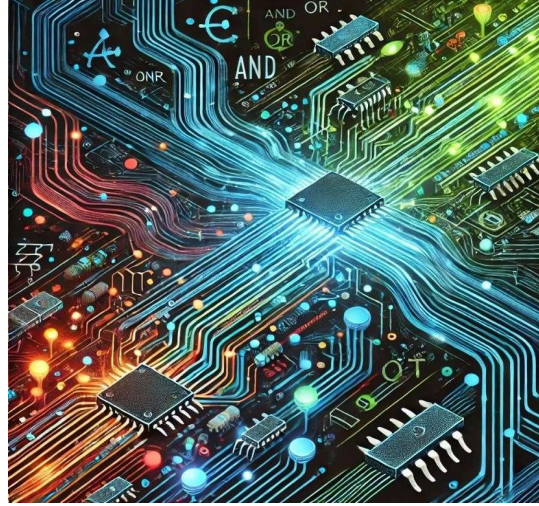


T.C.

**MALATYA TURGUT ÖZAL ÜNİVERSİTESİ**  
**MÜHENDİSLİK VE DOĞA BİLİMLERİ FAKÜLTESİ**

**ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ**  
**BÖLÜMÜ**

**EEM311 SAYISAL DEVRELER LABORATUVARI**  
**DENEY FÖYÜ**



*Dr. Öğr. Üyesi Mehmet ÜSTÜNDAĞ*  
*Arş. Gör. Muhammed Buğracan ÖZKÜÇÜK*

*2025-2026 Güz Dönemi*

## LABORATUVAR GÜVENLİK KLAVUZU

Laboratuvar ortamında çalışanların sağlık ve güvenliği ile yürütülen çalışmaların başarısı için temel güvenlik kurallarına uyulması büyük önem taşımaktadır. Bu sebeple aşağıda tanımlanan kurallara uyulması gerekmektedir.

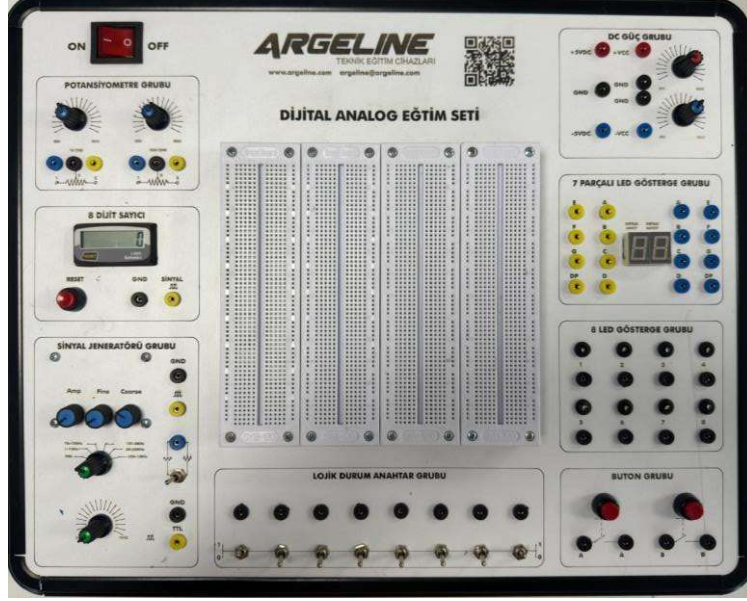
- 13 mA'den büyük akım veya 40 V'dan büyük voltajlar insan sağlığı için tehlike arz etmektedir ve öldürücü etkisi vardır. Bu nedenle elektrik çarpmalarından korunmak için gerekli önlemleri alınız ve görevlilerin uyarılarına mutlaka uyunuz. Kaza ve yaralanmalar olduğu zaman görevliye derhal haber veriniz. Kazayı bildirmek için vakit geçirmeyiniz.
- Hasara uğramış veya çalışmayan alet ve cihazları derhal laboratuvar görevlisine bildirin.
- Herhangi bir nedenle hasar verdiğiniz tüm cihaz ve donanımlarının onarımı ya da yeniden alınma bedeli tarafınızdan karşılanacaktır. Cihazların üzerine kitap defter gibi ağır malzemeler yerleştirmeyiniz ve yerlerini değiştirmeyiniz.
- Multimetreleri ölçüm kademelerinin sınırı dışındaki akım veya gerilim kademelerinde çalıştırmayınız. Güç kaynaklarından düşük gerilim alınız.
- Laboratuvarların sessiz ve sakin ortamını bozacak yüksek sesle konuşmak, tartışma yapmak, başka grupların çalışmalarını engellemek, izin almadan laboratuvarı terk etmek, diğer gruplardan yardım almaya çalışmak ve laboratuvarda dolaşmak yasaktır.
- Laboratuvarlara yiyecek ve içecek sokmak yasaktır.
- Laboratuvarlarda cep telefonu kullanımı yasaktır.
- Çalışma esnasında saçlar uzun ise mutlaka toplanmalıdır.
- Çalışma bittikten sonra kullanılan cihazlar yerlerine konulmalıdır.
- Laboratuvarda çalıştığımız alanın temizliği sizin sorumluluğunuzdadır. Çalışmalar bittikten sonra gereken temizlik yapılmalıdır.
- Laboratuvardan çıkmadan önce masanın enerjisi kesilmelidir.

### DİKKAT!

**Laboratuvarda çalışan herkesin belirtilen kuralların tümüne uyması zorunludur. Bu kurallara uymayanlar laboratuvar sorumluları tarafından uyarılacak, gerekirse laboratuvardan süreli uzaklaştırma ile cezalandırılacaklardır. Laboratuvara kasıtlı olarak zarar verdiği tespit edilen kişiler laboratuvardan süresiz olarak uzaklaştırılacak ve verilen zarar tazmin ettirilecektir.**

## DİJİTAL ANALOG EĞİTİM SETİ

Sayısal Elektronik Laboratuvarı dersinde deneylerde Dijital Analog Eğitim Seti kullanılacaktır.



Şekil1. Dijital analog eğitim seti

Dijital Analog Eğitim Seti, dijital ve analog elektronik devrelerin tasarlanması, test edilmesi ve analiz edilmesi amacıyla kullanılan bir eğitim platformudur. Bu set, özellikle eğitim kurumlarında sayısal elektronik derslerinde uygulamalı deneyler yapmak için kullanılmaktadır. Aşağıda setin başlıca özellikleri tanıtılmaktadır:

### 1. Genel Yapı:

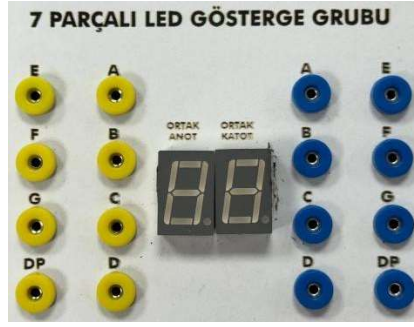
- Setin merkezinde geniş bir breadboard alanı bulunur. Bu alan, farklı devre elemanlarının kolayca yerleştirilebilmesi ve devrelerin bağlanabilmesi için uygundur.

### 2. Modül Grupları:

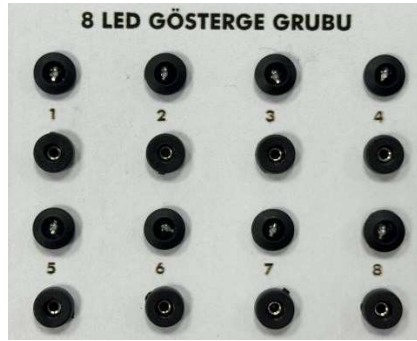
- **DC Güç Grubu:** +5VDC, +12VDC ve -12VDC gerilim çıkışları ile, devrelerin güç kaynağı ihtiyaçlarını karşılar. Bu bölümde, voltaj seviyelerini ayarlamak için kontrol düğmeleri ve bağlantı noktaları bulunmaktadır.



- **7 Parçalı Led Gösterge Grubu:** Deney seti üzerinde 7 parçalı led göstergesi ve iki adet led display bulunmaktadır. Ortak anot ve ortak katot olarak ters yerleştirilmiştir. Bu displaylerin GND hattına, ortak katotlu GND hattına ve +5V DC beslemesine bağlanabilir. 7 segmentli LED göstergeler ile dijital devrelerde çıkış sinyallerinin görsel olarak izlenmesi sağlanır.



- **8 Led Gösterge Grubu:** Deney setinde 8 adet led göstergesi bulunmakta olup, bu led göstergeler +5VDC güç kaynağının GND hattına bağlıdır.



- **Buton Grubu:** Deney setinizde NA (Normalde Açık) konumda 2 adet buton bulunmaktadır.



- **Lojik Durum Anahtar Grubu:** Deney setinizde dış bağlantı gerektirmeyen, +5V seviyesinde lojik 1 ve lojik 0 çıkış sağlayan 8 adet anahtar bulunmaktadır. Bu anahtarlar, manuel olarak giriş sinyalleri sağlamak için kullanılır. Devrede belirli bir mantık seviyesini ayarlamak için bu anahtarlar kullanılabilir.



- **Sinyal Jeneratörü Grubu:** Deney seti üzerinde güç bağlantısı arkadan sağlanmış biri +5V seviyesinde TTL, diğeri frekans genliği ve dalga şekli seçilebilir 2 adet osilatör bulunmaktadır. Enerji açıkken osilatörler çalışır durumdadır. Alt kısımda bulunan TTL osilatör 1Hz-1kHz frekans aralığında sinyal üretir. Üst kısımdaki sinyal jeneratöründe kademeli olarak frekans skalası seçilir. COARSE potansı ile frekans ayarlanırken FINE potansı ile frekansın ince ayarı yapılır. AMP potansı ile çıkış sinyalinin genliği ayarlanır. Bu osilatörde kare dalga, üçgen ve sinüs sinyaller iki farklı soketten çıkmaktadır. Üçgen ve sinüs çıkışı anahtar ile seçilmelidir.



- **8 Dijit Sayıcı:** Deney setinde 8 bitlik sayıcı bulunmaktadır. Sayıcı girişine uygulanacak sayısal bilgi ile sayma işlemi gerçekleştirilir. Sayıcının GND hattı ile tetikleme sinyalinin GND hattına bağlanmasına dikkat edilmelidir. Sayıcıyı sıfırlamak için RESET butonu kullanılır.



- **Potansiyometre Grubu:** Deney seti üzerinde 1kOhm ve 100kOhm olmak üzere iki adet potansiyometre bulunmaktadır.



### 3. Kullanım Alanları:

- Bu eğitim seti, öğrencilere dijital devre tasarımı, mantık kapıları, flip-floplar, sayaçlar ve sıralı devreler gibi konuları uygulamalı olarak öğretmek için tasarlanmıştır.
- Aynı zamanda, analog sinyallerin üretilmesi ve test edilmesi için kullanılacak bir platform sunar. Bu sayede hem dijital hem de analog elektronik deneyleri gerçekleştirilebilir.

### 4. Güvenlik ve Kullanım İpuçları

- Setin doğru şekilde çalışması için voltaj ayarlarının dikkatle yapılması gerekmektedir.
- Breadboard üzerinde yapılacak bağlantılarda, kablo düzenine dikkat edilmeli ve kısa devrelerden kaçınılmalıdır.
- Deney sonrasında deney setinin enerjisi kapatılmalıdır.

Deney No:	1
Deney Adı:	Sayı Sistemleri

**Amaç:** Bu deney, dijital elektronikte kullanılan ikili, sekizlik ve onaltılık sayı sistemlerini tanıtarak, bu sistemler arasında dönüşümleri öğretmeyi ve dijital devrelerde bu sayı sistemlerinin nasıl kullanıldığını göstermeyi amaçlamaktadır. Deney, öğrencilerin dijital elektronik dünyasında sıklıkla kullanılan farklı sayı sistemlerini anlamalarına yardımcı olmayı hedeflemektedir.

### Genel Bilgiler:

#### 1. Sayı Sistemleri

Günlük hayatta onluk sayı sistemi kullanılmaktadır. Bu bölümde ise dijital elektronikte kullanılan ikili (Binary), Sekizlik (Octal), Onaltılık (Hexadesimal) sayı sistemleri açıklanacaktır.

##### 1.1. Onluk Sistemleri:

0, 1, 2, 3, 4, 5, 6, 7, 8, 9 rakamlarının kullanıldığı sayı sistemidir. Her sayı sistemi bir digit, rakam, bit olarak ifade edilir.

##### 1.2. İkili Sayı Sistemleri

Dijital elektronikte en çok kullanılan sayı sistemidir. Sayı değeri oluşturmada 0, 1 rakamları kullanılır. Bunun nedeni elektronik devrelerinin çoğunu iki konumlu olarak çalıştırmanın mümkün olmasıdır. “Gerilim vardır ya da yoktur”; “anahtar açıktır ya da kapalıdır”; “transistör iletimdedir ya da kesimdedir” gibi kesin iki konum vardır. İkili (binary) sayı sisteminde “0” yokluğu ya da belli bir değere göre düşük değeri (LOW) ; “1” ise varlığı ya da yüksek değeri temsil etmektedir. Bu sayı sistemi kullanılarak tasarlanan sistemler basit ve güvenilir bir başka deyişle hata oranı en az seviyeye indirilmiş sistemlerdir. Yalnızca iki gerilim değişkeni kullanarak çalışan cihaz üretmek, on farklı gerilim durumu ile çalışan cihaz üretmekten daha kolaydır. İkilik sayı sistemlerinde taban 2’dir. 4 bitlik binary sayıda bit ağırlıkları:  $2^3, 2^2, 2^1, 2^0$ ; 5 bitlik ikili tabanda ise :  $2^4, 2^3, 2^2, 2^1, 2^0$  olur. Bu sayı ağırlıklarında, bit ağırlığının en küçük olduğu bite “En Küçük Değerlikli Bit” ( Least Significant Bit-LSB) , bit ağırlığının en yüksek olduğu bit ise “En Büyük Değerlikli Bit” (Most Significant Bit -MSB) denir.

5 Bitlik Sayı: (1 1 0 1 1)<sub>2</sub>

MSB LSB

##### 1.3. Sekizlik (Oktal) Sayı Sistemi

0,1,2,3,4,5,6,7 rakamlarını kullanan sayı sistemidir. 8 farklı durum vardır ve tabanı 8 dir.

##### Örnek:

$$(64)_8: 6 \times 8^1 + 4 \times 8^0 = 52$$

$$(64)_{10}: 1 \times 8^2 + 0 \times 8^1 + 0 \times 8^0$$

##### 1.4. Onaltılık (Hexadecimal) Sayı Sistemi

Onluk sayı sistemindeki sayılar 0,1,2,3,4,5,6,7,8,9 rakamları ve A, B, C, D, E, F harfleri ile sembolize edilir. Onluk, ikilik ve onaltılık tabanda sayıların karşılıkları Tablo 1’de görülmektedir.

**Tablo 1.** Onluk, ikilik ve onaltılık tabanda sayıların karşılıkları

Onluk Sayılar	İkilik Tabanında	Onaltılık Tabanında
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

## 2. Kodlar

Dijital elektronikte yapılan işlemleri kolaylaştırmak ve hata oranı azaltmak amacı ile kodlar kullanılır. Dijital sistemlerde kullanılması gereken en uygun üniteler, iki çalışma durumu bulunan elektronik devrelerdir. Günlük hayatımızda en çok kullanılan sistemler onluk sistemdir. Bu nedenle bilgisayar verilerinin onluk sistemde olması gerekmektedir. Bundan başka bilginin gösterilmesinde ya da transferinde ikili olmayan bir sistemin tercih edilmesine neden olan, genellikle çok fazla fiziksel sınırlamaların varlığıdır. Bu sınırların aşılmasında kodların önemi büyüktür.

### 2.1. BCD Kod (Binary Coded Decimal – İkili Kodlu Onluk Kod)

Bu kod sistemi ikilik sayıların onluk sayılara çevrilmesinde kullanılan en basit kod sistemidir. Bu kod sisteminde verilen onluk sayının her bir rakamının ikilik karşılığı bulunur. Bulunan 4 bitlik ikilik sayılar yan yana yazılarak, verilen onluk sayının BCD kodunda ikili sayılarla ifade edilen karşılığı elde edilir. Onluk tabandaki sayıların BCD karşılıkları Tablo 2’de gösterilmiştir.

#### Örnek :

Onluk = 9

BCD = 1001

Onluk = 1 0

BCD = 0001 0000

Onluk = 7 2 3

BCD = 0111 0010 0011

**Tablo 2.** Onluk tabandaki sayıların BCD karşılıkları

Onluk Tabanında (0-9)	BCD (0-9)	Onluk Tabanında (10-19)	BCD (10-19)
0	0000	10	0001 0000
1	0001	11	0001 0001
2	0010	12	0001 0010
3	0011	13	0001 0011
4	0100	14	0001 0100
5	0101	15	0001 0101
6	0110	16	0001 0110
7	0111	17	0001 0111
8	1000	18	0001 1000
9	1001	19	0001 1001

## 2.2. Oktal Kod

Bu kod sistemi sekizlik sayılar, 3 bitlik sayılarla ifade edilirler. Bu kod sistemi dijital sistemlerde giriş ve çıkış uygulamasında kullanılmaktadır. Onluk tabandaki sayıların oktal kod karşılıkları Tablo 3'te verilmiştir.

### Örnek:

4 2 4 3 7 1 0 5  
100 010 100 011 111 001 000 101

**Tablo 3.** Onluk tabandaki sayıların oktal kod karşılıkları

Onluk Tabanında	Oktal Kod
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

Oktal kod ile sekizlik tabanda sayının onluk tabanda karşılığı kolayca bulunabilir.

### Örnek :

$$(46)_8 = (100\ 110)_2 = (1 \times 32 + 0 \times 16 + 0 \times 8 + 1 \times 4 + 1 \times 2 + 0 \times 0)_{10} = (38)_{10}$$

## 2.3. Hexadesimal Kodu:

Bu kod sisteminde onaltılık tabandaki sayılar, 4 bitlik ikilik tabanda sayılar ile ifade edilir. Bu kod sistemi de oktal kod gibi dijital sistemlerde giriş ve çıkış bilgilerinin kodlanmasında kullanılır. Tablo 4'te Hexadesimal kodlu sayı tablosu görülmektedir.

### Örnek:

9 3 E F  
BCD = 1001 0011 1110 1111

**Tablo 4.** Hexadesimal kodlu sayı tablosu

Sayı (0-7)	Hexadesimal Kodu (0-7)	Sayı (8-F)	Hexadesimal Kodu (8-F)
0	0000	8	1000
1	0001	9	1001
2	0010	A	1010
3	0011	B	1011
4	0100	C	1100
5	0101	D	1101
6	0110	E	1110
7	0111	F	1111

Hexadesimal kodu ile onaltılık tabandaki sayının ikilik, sekizlik ve onluk tabandaki karşılığı kolaylıkla bulunabilir.

**Örnek:**

$$(4B)_{16} = (0100\ 1011)_2$$

$$(0100\ 1011)_2 = (0 \times 128 + 1 \times 64 + 0 \times 32 + 0 \times 16 + 1 \times 8 + 0 \times 4 + 1 \times 2 + 1 \times 1)_{10} = (75)_{10}$$

**2.4. 3 Fazlalık Kodu**

3 fazlalık kodu, BCD kodlarının her birine 3 ün ikilik tabanda karşılığı olan  $(0011)_2$  sayısının eklenmesi ile elde edilir. BCD ve üç fazlalık kod tablosu Tabo 5'te görülmektedir.

**Tablo 5.** BCD ve üç fazlalık kod tablosu

Decimal	BCD	Fazlalık
0	0000	0011
1	0001	0100
2	0010	0101
3	0011	0110
4	0100	0111
5	0101	1000
6	0110	1001
7	0111	1010
8	1000	1011
9	1001	1100

**2.5. Hata Düzeltme (Parity) Kodu**

Dijital Sinyallerin iletilmesinde hat üzerindeki olumsuz etkilerden dolayı sinyalde bir takım bozulmalar oluşabilir. Bu bozulmalar bazı sistemlerde engellenemez fakat en aza indirilmelidir. Bu nedenle bozulan sinyalin telafisi ve gönderilmek istenen bilginin doğru algılanması için hata kontrol kodları geliştirilmiştir. Parity Kodunda 4 bitlik BCD kodunun yanına bir hata kontrol biti (Party biti) eklenmiştir. Eklenen bu bitin iki çeşidi vardır.

- **Çift Parity biti:** Gönderilen BCD sayısındaki "1" bitlerinin adedi çift ise Parity biti "0" ; tek ise "1" dir.
- **Tek Parity biti:** Gönderilen BCD sayısındaki "1" bitlerinin adedi çift ise Parity biti "1" ; tek ise "0" dir.

**Tablo 6.** Tek parity ve çift parity kodu

Onluk (Tek Parity)	BCD (Tek Parity)	Tek Parity	Onluk (Çift Parity)	BCD (Çift Parity)	Çift Parity
0	0000	00001	0	0000	00000
1	0001	00010	1	0001	00011
2	0010	00100	2	0010	00101
3	0011	00111	3	0011	00110
4	0100	01000	4	0100	01001
5	0101	01011	5	0101	01010
6	0110	01101	6	0110	01100
7	0111	01110	7	0111	01111
8	1000	10000	8	1000	10001
9	1001	10011	9	1001	10010

## 2.6. Gray Kodu

Bu kodda, kod bir sayıdan diğer bir sayıya ilerlerken sadece bir biti değiştir.

**Tablo 7.** BCD ve Gray kodu sayı tablosu

Decimal (0-7)	Binary (0-7)	Gray Kodu (0-7)	Decimal (8-15)	Binary (8-15)	Gray Kodu (8-15)
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

## 2.7. Alfanümerik Kodlar

Hem harflerden hem de sayılardan oluşan kodlardır. Alfanümerik kodlar; dijital sistemlerde harf, sayı ve işaretlerle işlem yapılmasına olanak tanıyan standart kodlardır. İkiye ayrılır: EBCDIC ( Extended Binary Coded Decimal Interchange Code-Genişletilmiş BCD Değişim Kodu ) ASCII ( American Standart Code for Information Interchange – Amerikan Standart Birliği Bilgi Değişim Kodu )

### Deney Sonrası Yapılacaklar:

- 1) İkili, sekizlik ve onaltılık sayı sistemlerinin dijital devrelerde nasıl kullanıldığını araştırınız ve örnek bir uygulama ile açıklayınız.
- 2) Her öğrenci, kendi doğum tarihlerini (gün, ay, yıl) kullanarak sayısal dönüşümler yapacaktır.

**Örnek:** Eğer bir öğrencinin doğum tarihi 15.08.2001 ise:

- **Gün:** 15<sub>10</sub> sayısını ikili, sekizlik ve onaltılık sisteme çevirin.
- **Ay:** 08<sub>10</sub> sayısını ikili ve sekizlik sisteme çevirin.
- **Yıl:** 2001<sub>10</sub> sayısını ikili ve onaltılık sisteme çevirin.

- 3) Her öğrenci, doğum yılını kullanarak Gray kodu dönüşümü yapacaktır.

**Örnek:** Öğrencinin doğum yılı 1999 olsun.

- Önce bu sayıyı ikili sisteme çevrilir. 1999<sub>10</sub> → 1111001111<sub>2</sub>
- Ardından Gray koduna dönüştürülür. Gray kodunda ilk bit aynen alınır. Sonraki her bit, önceki bit ile XOR (özel veya) işlemi yapılarak elde edilir.
- İkili: 1111001111<sub>2</sub> Gray: 1001010100<sub>2</sub>.

Deney No:	2
Deney Adı:	Sayısal Devreler Multisim Uygulamaları

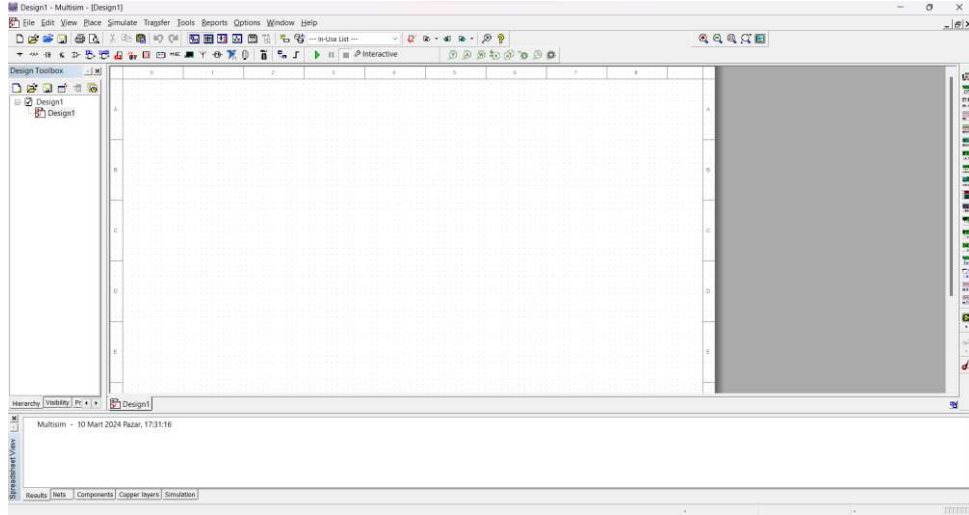
**Amaç:** Bu deneyde, dijital devre tasarımı ve simülasyonu için yaygın olarak kullanılan NI Multisim yazılımı tanıtılacak ve sayısal devre modelleri gerçekleştirilecektir. Deneyin amacı, öğrencilerin dijital devre elemanlarıyla temel mantık kapıları ve kombinasyonel devreler oluşturmayı öğrenmeleri, simülasyon ortamında devrelerin doğruluk tablolarını çıkararak çalışma prensiplerini anlamalarıdır.

### Laboratuvarda Kullanılacak Ekipmanlar:

- NI Multisim programı

### Genel Bilgiler:

NI Multisim, elektronik devre tasarımı ve simülasyonu için kullanılan bir yazılımdır. Bu program, elektronik şematik yakalama ve simülasyon işlevlerini bir araya getirir. National Instruments tarafından geliştirilen Multisim, NI Ultiboard ile birlikte sunulur. NI Ultiboard, baskılı devre kartı tasarımı için kullanılır. Multisim, mikrodenetleyici simülasyonunu da içerir ve bu sayede kullanıcılar devre tasarımı simüle edebilirler. Akademik ve endüstri alanında yaygın olarak kullanılan bir araçtır ve devre eğitimi, elektronik şematik tasarım ve SPICE simülasyonu için tercih edilir. NI Multisim yazılımının arayüzü Şekil 1’de görülmektedir.



Şekil 1. NI Multisim arayüzü

Multisim uygulaması, sayısal devrelerle çalışmak için oldukça geniş bir yelpazede araçlar sunar. Sayısal devrelerle ilgili Multisim'de yapılabilecek bazı temel uygulamalar şu şekilde sıralanabilir:

### 1. Mantık Kapılarıyla Devreler Tasarlama

- VE, VEYA, DEĞİL, VE DEĞİL, VEYA DEĞİL, ÖZEL VEYA gibi temel mantık kapıları kullanarak dijital devreler oluşturulabilir. Bu kapılarla çeşitli kombinasyonlar ve devreler tasarlanarak doğruluk tabloları çıkarılabilir ve dijital sistemler simüle edilebilir.

### 2. Kombinasyonel Devreler

- Multiplexer (MUX), Demultiplexer (DEMUX), Decoder ve Encoder devreleri tasarlanabilir. Adder (Toplayıcılar) ve Comparator (Karşılaştırıcılar) gibi aritmetik ve karşılaştırma devreleri simüle edilebilir.
- Dijital devrelerde kullanılan BCD (Binary-Coded Decimal) gibi sayısal kodlarla çalışılabilir.

### 3. Sıralı (Sequential) Devreler

- Flip-Floplar (D, JK, T, SR) kullanarak depolama ve bellek devreleri oluşturulabilir.
- Counter (Sayıcı) ve Register (Kaydedici) devreleri tasarlanarak sıralı devrelerin çalışma mantığı simüle edilebilir.
- Clock (Saat) sinyali ile çalışan devreler kurularak flip-flop'ların ve sıralı devrelerin çalışma prensipleri gözlemlenebilir.

### 4. Sayısal Göstergeler

- 7 segment display ve LED gösterge gibi elemanlar kullanılarak dijital bilgilerin görsel olarak gösterimi yapılabilir.
- Binary to Decimal Decoder devreleriyle sayısal bilgilerin ekranda gösterimi sağlanabilir.

### 5. Timer Devreleri

- 555 Timer devresi gibi zamanlayıcı devreler ile dijital zamanlama devreleri tasarlanabilir.
- Multisim'de timer devresi kullanarak sıralı devrelerde tetikleme sinyalleri oluşturulabilir.

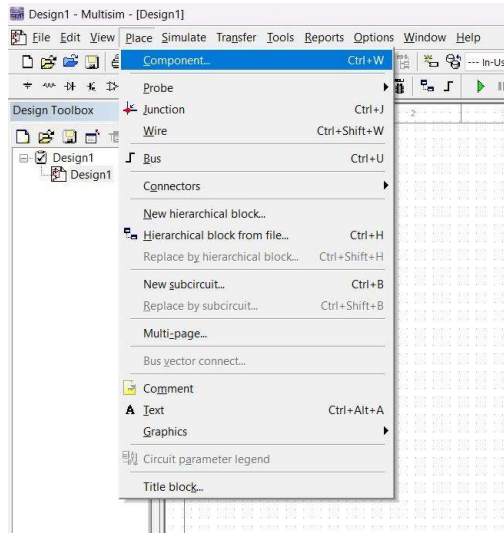
### 6. FSM (Finite State Machine) Simülasyonu

- Finite State Machine (Sonlu Durum Makinesi) tasarımları yaparak, belirli bir durumdan diğerine geçişi simüle eden dijital devreler oluşturulabilir.
- FSM devreleri tasarlanarak dijital sistemlerde karar mekanizmaları simüle edilebilir.

### 7. Dijital Saat Devreleri

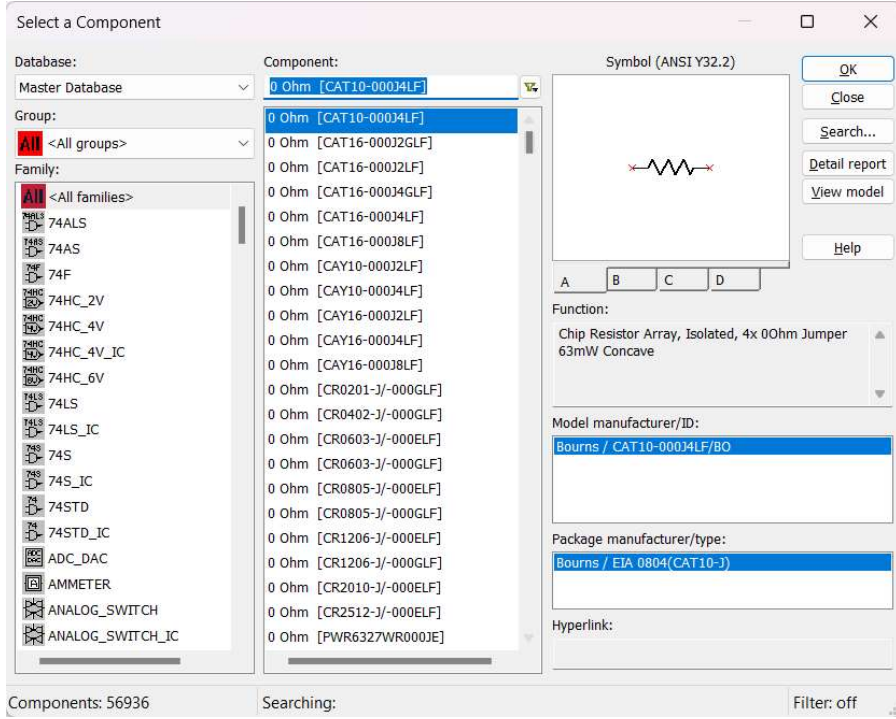
- Sayısal saat ve sayaç devreleri kurulabilir. Saat devreleriyle zamanlama ve sayma işlemleri simüle edilebilir.
- Sayaçlar ile asenkron ve senkron devre tasarımı yapılabilir.

NI Multisim programında devre elemanlarına Şekil 2'de görüleceği üzere, yazılım arayüzünün sol üst köşesinde yer alan **Place > Component** seçeneklerinden ya da arayüzün üst kısmındaki elemanların yer aldığı bardan erişilebilir.



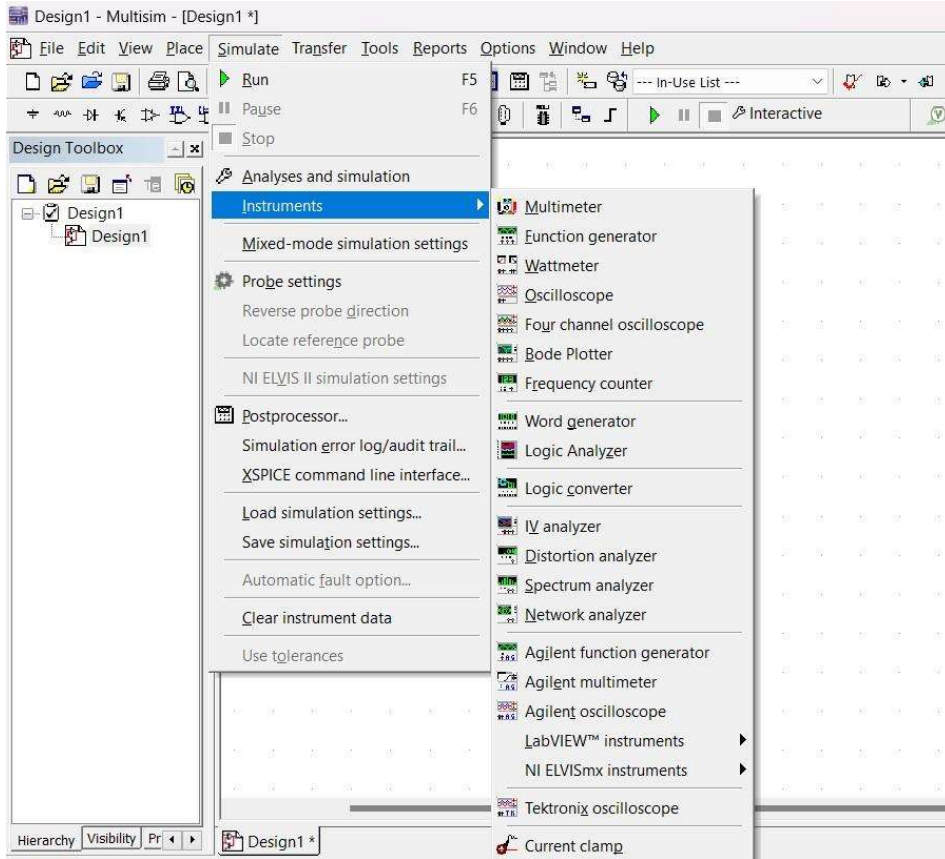
Şekil 2. Devre elemanlarına erişim

İlgili seçenekler seçildiğinde Şekil 3'te yer alan **Select a Component** penceresi açılacaktır. Adından da anlaşılacağı üzere bu pencere devre simülasyonunda kullanılacak elemanlara erişimi sağlamaktadır.



Şekil 3. Select a Component penceresi

Ölçüm elemanlarına ise Şekil 4’te görüldüğü gibi **Simulate > Instrument** seçeneklerinden ulaşılabileceği gibi arayüzün sağ kısmında yer alan bardan da direkt erişilebilir.

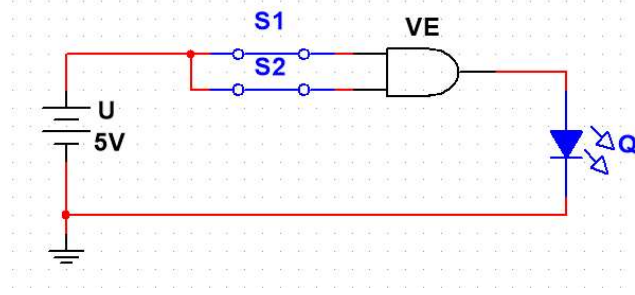


Şekil 4. Ölçüm aletlerinin seçimi

### Deney Aşaması:

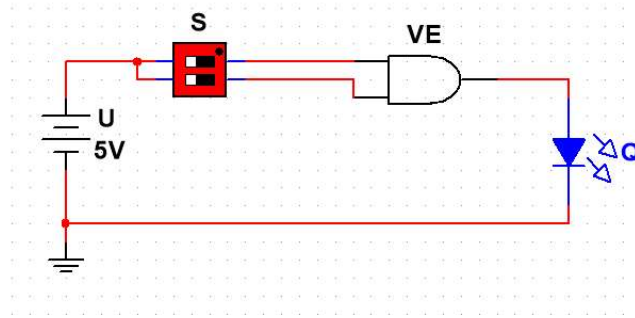
Deney, PC Laboratuvarında NI Multisim programı kullanılarak gerçekleştirilecektir. Bu deneyde temel lojik kapı uygulamaları gerçekleştirilerek programın kullanımı pekiştirilecektir.

#### - Uygulama 1:



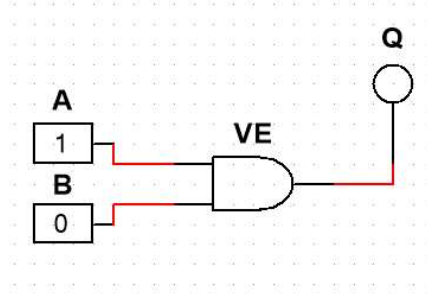
Şekil 5. VE kapısı uygulama Devresi-1

- 1- Öncelikle Şekil 5'teki düzeneği kurunuz. Bunun için Multisim arayüzündeki **Place > Component** seçeneklerine tıklayınız. Karşınıza çıkan menüden **Sources > Power Sources** ailesini seçiniz. Açılan listeden kuracağınız devre için gerekli olan **DC\_POWER** ve **GROUND** elemanlarını ekleyiniz. Eklenen DC gerilim kaynağı elemanına çift tıkladığınızda açılan pencereden gereken elektriksel özellikteki ayarlamaları yapabilirsiniz. Bu devrede giriş gerilimi değerini 5 V giriniz. Eklenen DC gerilim kaynağı elemanına sağa tıkladığınızda açılan pencereden ise elemanınızın ekranınızdaki görüntüsüyle ilgili gerekli ayarlamaları yapabilirsiniz. Bu ayarlama işlemleri ekleyeceğiniz tüm elemanlar için aynı şekildedir. **Select a Component** sayfasında, Group alanı **All groups**, Family alanı ise **All families** seçeneğindeyken **Component** kısmına istenilen elemanın ismi girilerek istenilen eleman eklenebilir. Deneyin devamında elemanlar, **Select a Component** sayfasında **Component** alanına ilgili elemanların isimleri yazılarak eklenecektir.
- 2- **Select a Component** penceresinden iki adet **DIPSW1**, bir adet **AND2** ve bir adet **LED** elemanını ekleyiniz
- 3- Eklediğiniz elemanların bağlantılarını gerçekleştiriniz ve **Run (F5)** tuşuna basarak devreyi çalıştırınız. Bir sonraki aşamada devrede değişiklik yapabilmek için **Stop** tuşuna basmayı unutmayınız.



Şekil 6. VE kapısı uygulama Devresi-2

- 4- Sonrasında Şekil 5'te yer alan anahtar elemanlarını kaldırarak **Select a Component** penceresinden **DSWPK\_2** elemanını sayfaya ekleyiniz ve Şekil 6'daki devreyi kurunuz.
- 5- Elemanların bağlantılarını gerçekleştiriniz ve **Run (F5)** tuşuna basarak devreyi çalıştırınız.

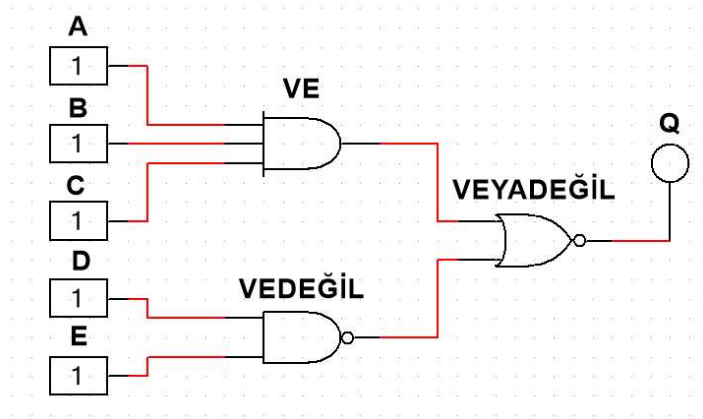


Şekil 7. VE kapısı uygulama Devresi-3

6- Şekil 7’de yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden iki adet **interactive\_digital\_constant**, bir adet **AND2** ve **PROBE** elemanlarını ekleyiniz.

7- Elemanların bağlantılarını gerçekleştiriniz ve **Run (F5)** tuşuna basarak devreyi çalıştırınız.

- **Uygulama 2:**

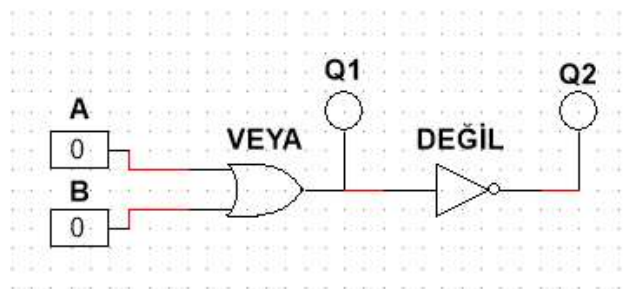


Şekil 8.  $Q = ((ABC)+(DE))'$  uygulama devresi

1- Şekil 8’de yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden dört adet **interactive\_digital\_constant**, bir adet **AND2**, **NAND2**, **NOR2** ve **PROBE** elemanlarını ekleyiniz.

2- Elemanların bağlantılarını gerçekleştiriniz ve **Run (F5)** tuşuna basarak devreyi çalıştırınız.

- **Uygulama 3:**

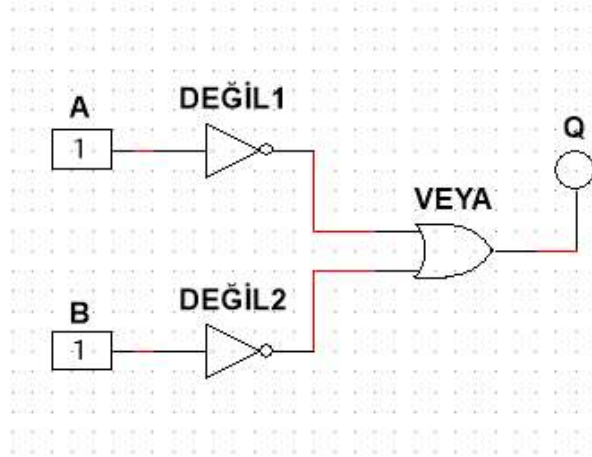


Şekil 9.  $Q2 = (A+B)'$  uygulama devresi

1- Şekil 9’da yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden iki adet **interactive\_digital\_constant**, bir adet **AND2**, bir adet **NOT** ve iki adet **PROBE** elemanlarını ekleyiniz.

2- Elemanların bağlantılarını gerçekleştiriniz ve **Run (F5)** tuşuna basarak devreyi çalıştırınız.

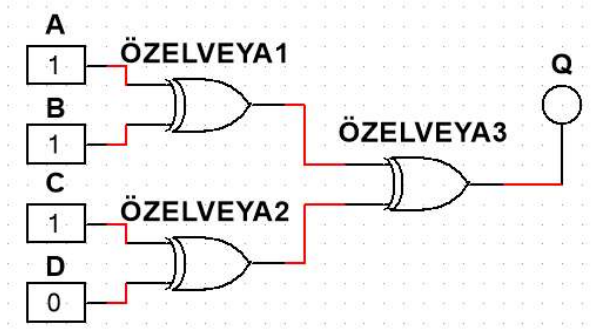
- Uygulama 4:



Şekil 10.  $Q = A'+B'$  uygulama devresi

- 1- Şekil 10'da yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden iki adet **interactive\_digital\_constant**, bir adet **OR2**, iki adet **NOT** ve bir adet **PROBE** elemanlarını ekleyiniz.
- 2- Elemanların bağlantılarını gerçekleştiriniz ve Run (F5) tuşuna basarak devreyi çalıştırınız.

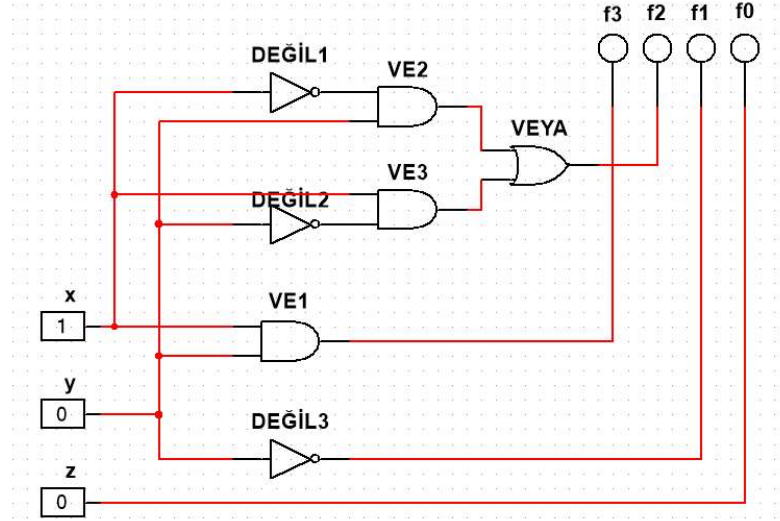
- Uygulama 5:



Şekil 11.  $Q = (A \oplus B) \oplus (C \oplus D)$  uygulama devresi

- 1- Şekil 11'de yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden dört adet **interactive\_digital\_constant**, üç adet **XOR2**, ve iki adet **PROBE** elemanlarını ekleyiniz.
- 2- Elemanların bağlantılarını gerçekleştiriniz ve Run (F5) tuşuna basarak devreyi çalıştırınız.

- Uygulama 6:



Şekil 12. Girişine uygulanan üç bitlik sayıyı 2 ile toplayarak çıkışa aktaran lojik devre

Tablo 1. Uygulama devresi giriş ve çıkışları

x	y	z	f3	f2	f1	f0
0	0	0	0	0	1	0
0	0	1	0	0	1	1
0	1	0	0	1	0	0
0	1	1	0	1	0	1
1	0	0	0	1	1	0
1	0	1	0	1	1	1
1	1	0	1	0	0	0
1	1	1	1	0	0	1

$$\begin{aligned} f0 &= z \\ f1 &= y' \\ f2 &= x'y + xy' \\ f3 &= xy \end{aligned}$$

- 1- Şekil 12'de yer alan devreyi kurunuz. Bunun için **Select a Component** penceresinden üç adet **interactive\_digital\_constant**, üç adet **NOT** ve **AND2** bir adet **OR2** ve dört adet **PROBE** elemanlarını ekleyiniz.
- 2- Elemanların bağlantılarını gerçekleştiriniz ve Run (F5) tuşuna basarak devreyi çalıştırınız.
- 3- Yukarıda denklemleri verilen f0, f1, f2 ve f3 çıkışlarının doğruluklarını gözlemleyiniz.

**Deney Sonrası Yapılacaklar:**

- 1) Uygulama 1, 2, 3'te yer alan devreleri VE ve VEYA kapılarını, VE DEĞİL ve VEYA DEĞİL kapılarını kendi aralarında değiştirip yeniden modelleyiniz. Örneğin Şekil 8'deki devrede yer alan VE kapısı yerine VEYA, VE DEĞİL kapısı yerine VEYA DEĞİL, VEYA DEĞİL kapısı yerineyse VE DEĞİL kapısı kullanılacaktır.
- 2) Modellediğiniz devrelerin doğruluk tablolarını oluşturunuz.

Deney No:	3
Deney Adı:	Lojik Kapılar-1

**Amaç:** Bu deneyde, dijital devrelerin temel yapı taşlarından olan VE (AND), VEYA (OR) ve DEĞİL (NOT) mantık kapılarının çalışma prensipleri incelenecektir. Deneyin amacı, bu temel mantık kapılarını kullanarak dijital devreler tasarlamak ve doğruluk tablolarını oluşturarak kapıların giriş ve çıkış ilişkilerini anlamaktır. Ayrıca, öğrencilerin dijital elektronik devrelerin temel mantık işlemlerini kavramaları hedeflenmektedir.

#### Laboratuvarında Kullanılacak Ekipmanlar:

- Dijital Analog Eğitim Seti
- 4 adet 330  $\Omega$  direnç
- Bağlantı kabloları

#### Öğrenciler tarafından getirilmesi gereken ekipmanlar:

- 1 adet Breadboard
- 1 adet 74HC08 (VE)
- 1 adet 74HC32 (VEYA)
- 1 adet 74HC04 (DEĞİL)

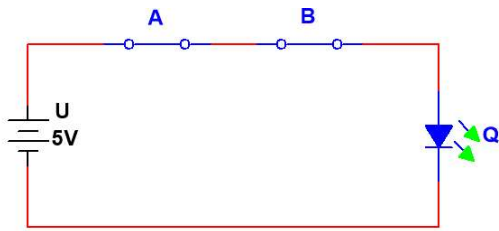
#### Genel Bilgiler:

##### 1. Mantık Kapıları

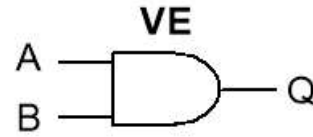
Mantık kapıları, dijital devrelerinin yapıtaşlarıdır. Kapı devreleri ikilik tabanda işlem yaparlar. Girişlerindeki "yüksek" seviye (HIGH) "1" olarak, "alçak" seviye (LOW) ise "0" olarak tanımlanır.

##### 1.1. VE Kapısı (AND Gate)

Elektriksel eş değer devresinde görüldüğü gibi lambanın yanabilmesi için A ve B anahtarlarının kapalı durumda olması gerekir. Burada anahtarın kapalı durumu "1" seviyesi; açık konumu ise "0" seviyesi olarak tanımlanır. (A=1 ve B=1). 1.1. VE kapısının girişlerinden herhangi biri "0" seviyesinde olduğunda da çıkış "0" seviyesinde kalacaktır. Her iki giriş "1" olduğunda çıkış (Q) seviyesi "1" seviyesine ulaşacaktır.  $Q = A.B$  boolean eşitliği ile gösterilir. Şekil 1 ve Tablo 1'de VE kapısına ait bilgilere yer verilmiştir.



(a) VE kapısı elektriksel eşdeğer devresi



(b) VE kapısı sembolü

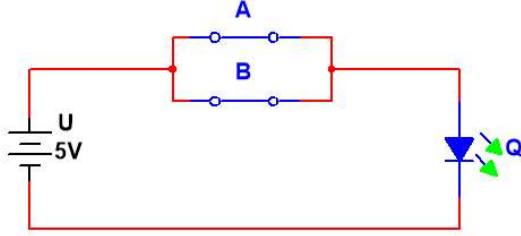
Şekil 1. VE kapısı

Tablo 1. VE kapısı doğruluk tablosu

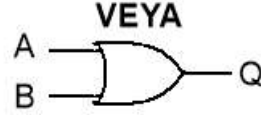
A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

### 1.1. VEYA Kapısı (OR Gate)

Girişlerinden herhangi biri "1" seviyesinde olduğunda çıkışını "1" seviyesine getiren kapıdır. Elektriksel eşdeğer devresinde de görüldüğü gibi 2 girişli bir VEYA kapısının girişleri birbirine paralel bağlanmış 2 anahtar olarak düşünülebilir. Entegrelerde ise bu anahtarlar yerine, anahtarlama görevi görecek yarı iletken teknolojisini kullanılır.  $Q = A+B$  boolean eşitliği ile gösterilir. Şekil 2 ve Tablo 2'de VEYA kapısına ait bilgilere yer verilmiştir.



(a) VEYA kapısı elektriksel eşdeğer devresi



(b) VEYA kapısı sembolü

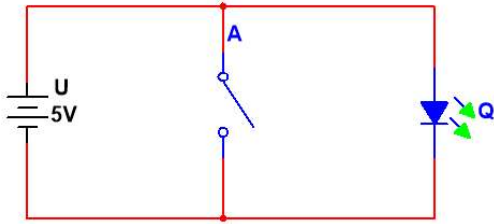
Şekil 2. VEYA kapısı

Tablo 2. VEYA kapısı doğruluk tablosu

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

### 3. DEĞİL Kapısı (NOT Gate)

DEĞİL kapısı evirici (Invertor) ya da Değilleyici olarak da adlandırılır. DEĞİL kapısı girişindeki "1" veya "0" seviyesinin "değilini" çıkışta oluşturur. Girişte "1" seviyesi var ise kapı çıkışında "0" ; girişte "0" seviyesi var ise, çıkışta "1" seviyesi oluşur.  $Q = A'$  boolean eşitliği ile gösterilir. Şekil 3 ve Tablo 3'te DEĞİL kapısına ait bilgilere yer verilmiştir.



(a) DEĞİL kapısı elektriksel eşdeğer devresi



(b) DEĞİL kapısı sembolü

Şekil 3. DEĞİL kapısı

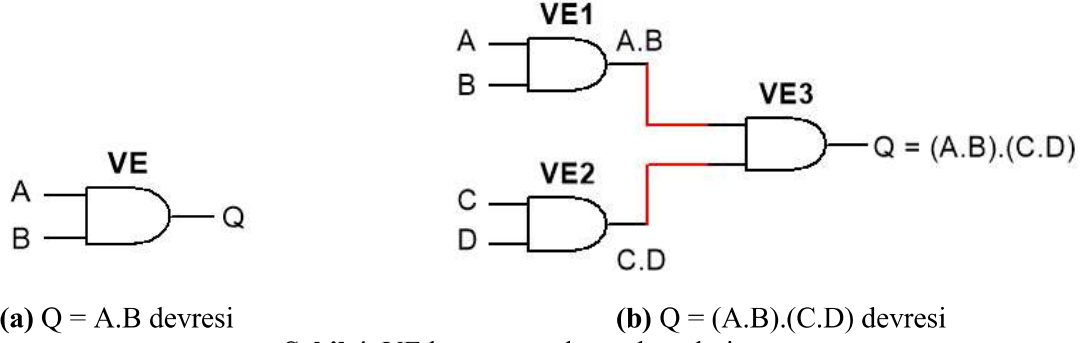
Tablo 3. DEĞİL kapısı doğruluk tablosu

A	Q
1	0
0	1

### Deney Aşaması:

**NOT:** Deney boyunca tüm uygulamalarda devre girişleri (A, B, C, D) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları (Q) için ise 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları içinde DC güç grubu kullanılacaktır.

#### - Uygulama 1:



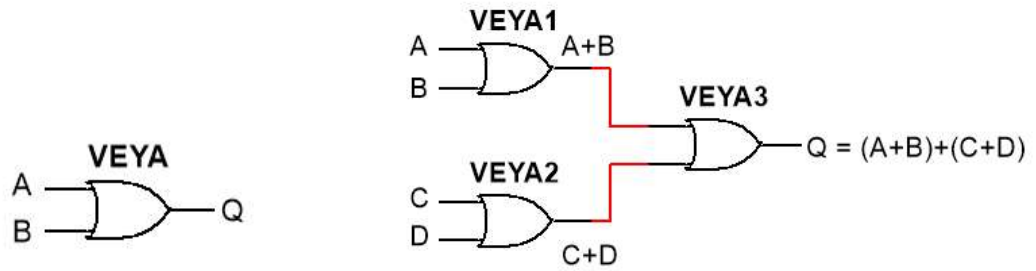
Şekil 4. VE kapısı uygulama devreleri

Tablo 4.  $Q = (A.B).(C.D)$  devresi doğruluk tablosu

A	B	C	D	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

- 1- Şekil 4. (a)'daki devreyi ( $Q = A.B$  işlemi) kurunuz.
- 2- Tablo 1'de yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla VE kapısı girişine uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.
- 4- Şekil 4. (b)'deki devreyi ( $Q = (A.B).(C.D)$  işlemi) kurunuz.
- 5- Tablo 4'te verilen giriş değerlerine göre çıkıştaki seviyeleri tabloya yazınız.

- Uygulama 2:



(a)  $Q = A+B$  devresi

(b)  $Q = (A+B)+(C+D)$  devresi

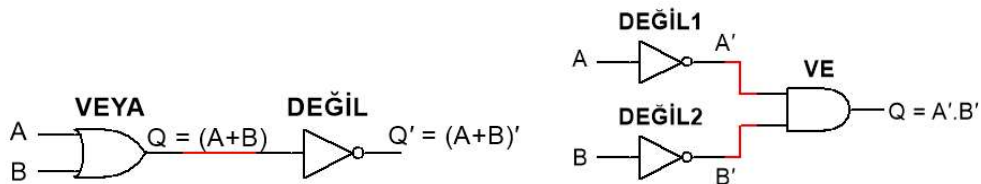
Şekil 5. VEYA kapısı uygulama devreleri

Tablo 5.  $Q = (A+B)+(C+D)$  devresi doğruluk tablosu

A	B	C	D	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

- 1- Şekil 5. (a)'daki devreyi ( $Q = A+B$  işlemi) kurunuz.
- 2- Tablo 2'de yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla VEYA kapısı girişine uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.
- 4- Şekil 5. (b)'deki devreyi ( $Q = (A+B)+(C+D)$  işlemi) kurunuz.
- 5- Tablo 5'te verilen giriş değerlerine göre çıkıştaki seviyeleri tabloya yazınız.

- Uygulama 3:



(a)  $Q' = (A+B)'$  devresi

(b)  $Q = (A'.B')$  devresi

Şekil 6. DEĞİL kapısı uygulama devreleri

**Tablo 6.**  $Q' = (A+B)'$  devresi doğruluk tablosu

A	B	Q	Q'
0	0		
0	1		
1	0		
1	1		

**Tablo 7.**  $Q = (A'.B')$  devresi doğruluk tablosu

A	B	Q
0	0	
0	1	
1	0	
1	1	

- 1- Şekil 6. (a)'daki devreyi ( $Q' = (A+B)'$  işlemi) kurunuz.
- 2- Tablo 6'da yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla DEĞİL kapısı girişine uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.
- 4- Şekil 6. (b)'deki devreyi ( $Q = (A'.B')$  işlemi) kurunuz.
- 5- Tablo 7'de verilen giriş değerlerine göre çıkıştaki seviyeleri tabloya yazınız.

**Deney Sonrası Yapılacaklar:**

- 1) Negatif lojik ve pozitif lojik kavramlarını araştırınız.
- 2) Mantık kapılarının tasarımında kullanılan temel devre ailelerini (RTL, TTL, CMOS vb. )özetleyiniz.  
Bu ailelerin birbirine göre avantaj ve dezavantajlarını belirtiniz.

Deney No:	4
Deney Adı:	Lojik Kapılar-2

**Amaç:** Bu deneyde, VE DEĞİL (NAND), VEYA DEĞİL (NOR) ve ÖZEL VEYA (XOR) mantık kapılarının çalışma prensipleri incelenecektir. Deneyin amacı, bu mantık kapılarını kullanarak dijital devreler oluşturmak, devrelerin doğruluk tablolarını çıkarmak ve kapıların giriş-çıkış davranışlarını gözlemleyerek dijital devrelerin daha karmaşık mantık işlemlerini kavramaktır.

#### Laboratuvarda Kullanılacak Ekipmanlar:

- Dijital Analog Eğitim Seti
- 4 adet 330  $\Omega$  direnç
- Bağlantı kabloları

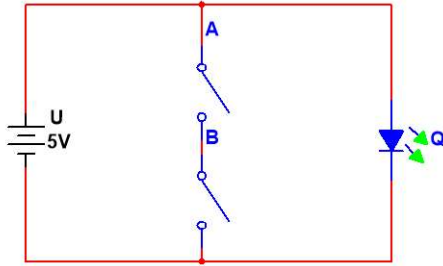
#### Öğrenciler tarafından getirilmesi gereken ekipmanlar:

- 1 adet Breadboard
- 1 adet 74HC00 ( VE DEĞİL )
- 1 adet 74HC02 ( VEYA DEĞİL )
- 1 adet 74HC86 ( ÖZEL VEYA )

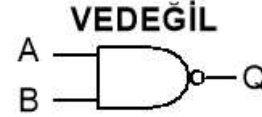
#### Genel Bilgiler:

##### 1. VE DEĞİL Kapısı (NAND Gate)

VE DEĞİL kapısında, sadece A ve B girişlerinin, her ikisi de "1" (anahtarlar kapalı) olduğunda çıkış "0" seviyesinde olur. Diğer durumlarda çıkış "1" seviyesindedir.  $Q = (A.B)'$  boolean eşitliği ile gösterilir. Şekil 1 ve Tablo 1'de VE DEĞİL kapısına ait bilgilere yer verilmiştir.



(a) VE DEĞİL kapısı elektriksel eşdeğer devresi



(b) VE DEĞİL kapısı sembolü

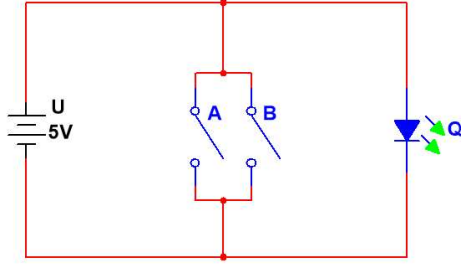
Şekil 1. VE DEĞİL kapısı

Tablo 1. VE DEĞİL kapısı doğruluk tablosu

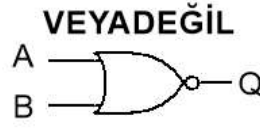
A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

##### 2. VEYA DEĞİL Kapısı (NOR Gate)

Bu kapının her iki girişi de "0" olduğu anda çıkış "1" olur. Diğer bütün durumlarda çıkış "0" dır. VEYA DEĞİL kapısı OR kapısının tersleyici bağlanmış şekli olarak düşünülebilir.  $Q = (A+B)'$  boolean eşitliği ile gösterilir. Şekil 2 ve Tablo 2'de VEYA DEĞİL kapısına ait bilgilere yer verilmiştir.



(a) VEYA DEĞİL kapısı elektriksel eşdeğer devresi



(b) VEYA DEĞİL kapısı sembolü

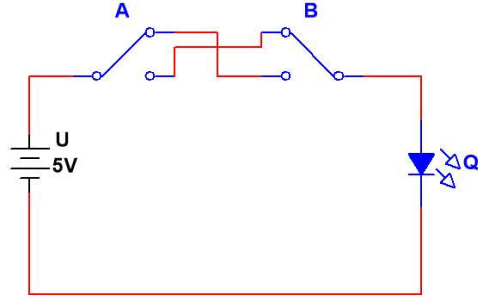
Şekil 2. VEYA DEĞİL kapısı

Tablo 2. VEYA DEĞİL kapısı doğruluk tablosu

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

### 3. ÖZEL VEYA Kapısı (EXOR, EXCLUSIVE OR Gate)

ÖZEL VEYA kapısının çalışma özelliği şu şekildedir; giriş seviyeleri eşit olduğunda çıkış seviyesi "0", giriş seviyeleri farklı olduğunda ise çıkış seviyesi "1" olur.  $Q = A \oplus B$  boolean eşitliği ile gösterilir. Şekil 3 ve Tablo 3'te ÖZEL VEYA kapısına ait bilgilere yer verilmiştir.



(a) ÖZEL VEYA kapısı elektriksel eşdeğer devresi



(b) ÖZEL VEYA kapısı sembolü

Şekil 3. ÖZEL VEYA kapısı

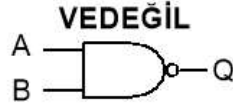
Tablo 3. ÖZEL VEYA kapısı doğruluk tablosu

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

#### Deney Aşaması:

**NOT:** Deney boyunca tüm uygulamalarda devre girişleri (A, B, C, D) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları (Q) için ise 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları içinde DC güç grubu kullanılacaktır.

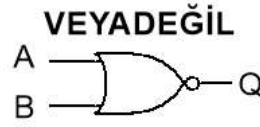
- Uygulama 1:



Şekil 4. VE DEĞİL ( $Q = (A.B)'$ ) kapısı uygulama devresi

- 1- Şekil 4'teki devreyi ( $Q = (A.B)'$  işlemi) kurunuz.
- 2- Tablo 1'de yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla VE DEĞİL kapısına uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.

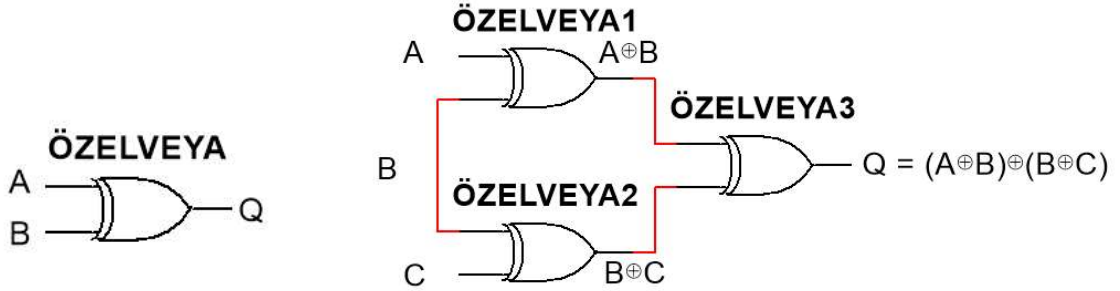
- Uygulama 2:



Şekil 5. VEYA DEĞİL ( $Q = (A+B)'$ ) kapısı uygulama devresi

- 1- Şekil 4'teki devreyi ( $Q = (A+B)'$  işlemi) kurunuz.
- 2- Tablo 2'de yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla VEYA DEĞİL kapısına uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.

- Uygulama 3:



(a)  $Q = A \oplus B$  devresi

(b)  $Q = (A \oplus B) \oplus (B \oplus C)$  devresi

Şekil 6. ÖZEL VEYA kapısı uygulama devreleri

**Tablo 4.**  $Q = (A \oplus B) \oplus (B \oplus C)$  devresi doğruluk tablosu

A	B	C	Q
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

- 1- Şekil 6. (a)'daki devreyi ( $Q = A \oplus B$  işlemi) kurunuz.
- 2- Tablo 3'te yer alan doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla ÖZEL VEYA kapısı girişine uygulayınız.
- 3- Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyiniz.
- 4- Şekil 6. (b)'deki devreyi ( $Q = (A \oplus B) \oplus (B \oplus C)$  işlemi) kurunuz.
- 5- Tablo 4'te verilen giriş değerlerine göre çıkıştaki seviyeleri tabloya yazınız.
- 6- Şekil 6. (b)'deki devre çıkışına DEĞİL kapısı ekleyerek  $Q'$  çıkışını gözlemleyiniz.

**Deney Sonrası Yapılacaklar:**

- 2) VE, VEYA, VE DEĞİL, VEYA DEĞİL kapılarının elektronik devre şemalarını gösteriniz.
- 3) Bu elemanların iç yapılarını araştırınız.

Deney No:	5
Deney Adı:	Karnough Diyagramı

**Amaç:** Bu deneyin amacı, tümleşik devre olarak üretilmiş kapı devrelerini kullanarak indirgenmiş mantık fonksiyonlarının gerçekleştirilmesidir. Deney, öğrencilerin lojik ifadeleri sadeleştirip, bu sadeleştirilmiş ifadeleri entegre kapı devreleri kullanarak devre şeklinde kurmalarını ve test etmelerini hedeflemektedir.

#### **Laboratuvarda Kullanılacak Ekipmanlar:**

- Dijital Analog Eğitim Seti
- 330  $\Omega$  direnç
- Bağlantı kabloları

#### **Öğrenciler tarafından getirilmesi gereken ekipmanlar:**

- 1 adet Breadboard
- 1 adet 74HC08 (VE)
- 1 adet 74HC32 ( VEYA )
- 1 adet 74HC04 ( DEĞİL )
- 1 adet 74HC00 ( VE DEĞİL )
- 1 adet 74HC02 ( VEYA DEĞİL )

#### **Genel Bilgiler:**

Devre sadeleştirme yöntemleri, dijital mantık devrelerinde kullanılan lojik ifadelerin ve devrelerin daha az kapı kullanarak gerçekleştirilmesini amaçlar. Bu yöntemler, hem devrenin karmaşıklığını azaltmak hem de devreyi daha verimli ve ekonomik hale getirmek için kullanılır. Dijital devre tasarımında en yaygın kullanılan devre sadeleştirme yöntemleri şunlardır:

#### **1. Boolean Cebir (Boolean Algebra)**

Boolean Cebiri, dijital mantık devrelerinin temelini oluşturan ve sadece iki durumlu (0 ve 1) değerlerle çalışan bir matematiksel sistemdir. George Boole tarafından 19. yüzyılda geliştirilmiştir. Boolean cebiri, mantıksal ifadeleri sadeleştirmek ve dijital devrelerin tasarımını kolaylaştırmak için kullanılır. Boolean cebirde şu temel kurallar kullanılır:

- **Kimlik Yasaları (Identity Law):** Boolean ifadelerinde, bir değişkenin belirli bir değerle (0 veya 1) etkileşiminde, kendisini koruduğunu gösterir. İki temel kimlik yasası bulunur:
  - $A+0=A$ ,  $A \cdot 1=A$
- **Tersleme Yasaları (Complement Law):** Boolean cebirinde bir değişkenin kendisiyle tersinin (complement) etkileşimini açıklar. Bu yasalar, bir mantıksal değişkenin tamamlayıcısı olan zıt değerleri nasıl işlediğini gösterir.
  - $A+A'=1$ ,  $A \cdot A'=0$
- **Dağılma Yasası (Distributive Law):** Boolean cebirinde aritmetikteki dağıtma özelliğine benzer şekilde çalışır. Dağılma yasası, bir mantıksal ifadede, bir değişkenin diğer iki değişkenle olan VE yada VEYA işlemlerinin nasıl dağıtıldığını açıklar.
  - $A \cdot (B+C)=A \cdot B+A \cdot C$
- **Bileşim Yasası (Associative Law):** Boolean cebirinde mantıksal işlemlerde işlem sırasının sonuç üzerinde bir etkisi olmadığını gösterir. Yani, işlemler gruplandırıldığında (parantezlerle), hangi sırayla yapılırsa yapılsın sonuç değişmez. Bu yasa, hem VE hem de VEYA işlemleri için geçerlidir.
  - $A+A=A$ ,  $A \cdot A=A$
- **İkilik Yasası (Dominance Law):** Boolean cebirinde kullanılan temel yasalardan biridir ve bir değişkenin 1 veya 0 ile olan etkileşimlerini tanımlar. Bu yasa, bir değişkenin diğer mantıksal işlemlerle nasıl "baskın" hale geldiğini açıklar. İkilik yasası, bir değişkenin 1 veya 0 ile yapılan VE ve VEYA işlemleri sonucunda nasıl davrandığını gösterir.
  - $A+1=1$ ,  $A \cdot 0=0$

## 2. Karnough Diyagramı (Karnaugh Map)

Karnough Diyagramı (Karnaugh Haritası), mantıksal fonksiyonları sadeleştirmek için kullanılan bir tekniktir. İlk olarak Maurice Karnough tarafından geliştirilmiş olup, özellikle 4 veya daha az değişkenli fonksiyonların basitleştirilmesi için oldukça kullanışlıdır. Karnough Diyagramı, mantıksal ifadeleri cebirsel yöntemlerle sadeleştirmenin zorluğunu ortadan kaldırarak görsel bir yöntem sunar.

Karnough diyagramında, her hücre bir mintermi temsil eder. Bir mantıksal fonksiyonun aldığı değerler diyagram üzerinde işaretlenir ve aynı değere sahip bitişik hücreler gruplanarak fonksiyonun sadeleştirilmiş hali elde edilir. Bu yöntemin amacı, gereksiz terimlerden kurtularak mantıksal devreyi daha basit bir hale getirmektir.

Karnough Diyagramı'nın Temel Adımları:

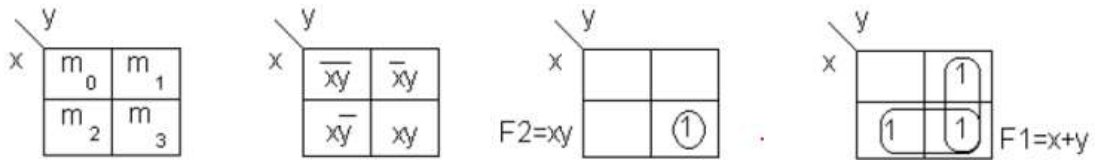
- 1- Fonksiyonun Değişkenleri: Diyagram, fonksiyonun değişken sayısına bağlı olarak 2x2, 2x4 ya da 4x4 boyutlarında olabilir.
- 2- Mintermler: Fonksiyonun aldığı 1 ve 0 değerleri mintermler aracılığıyla diyagrama işlenir.
- 3- Grublama: Bitişik hücrelerde yer alan "1" değerleri gruplar halinde birleştirilir (bu gruplar 2'nin katları olacak şekilde seçilir: 1, 2, 4, 8...).
- 4- Basitleştirme: Gruplar belirlendikten sonra, bu gruplar sayesinde fonksiyon daha sade bir mantıksal ifadeye dönüştürülür.

Karnough Diyagramı'nın Avantajları:

- Daha az kapı kullanarak devreyi daha basit bir şekilde gerçekleştirmeyi sağlar.
- Karışık mantık fonksiyonlarını hızlıca sadeleştirir ve mantıksal devre tasarımında etkinliği artırır.

### 2.1. İki Değişkenli Karnough Diyagramı

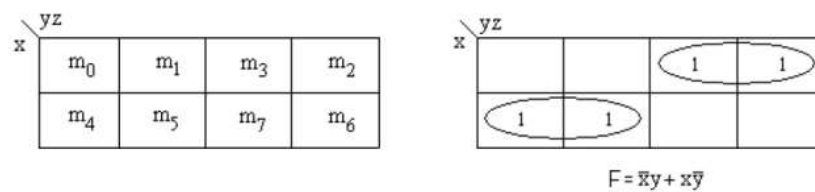
Dört tane Mintermi vardır, x ve y gibi iki giriş değişkenine sahiptir. İki değişkenli Karnough diyagramı Şekil 1'de görülmektedir.



Şekil 1. İki değişkenli Karnough diyagramı

### 2.2. Üç Değişkenli Karnough Diyagramı

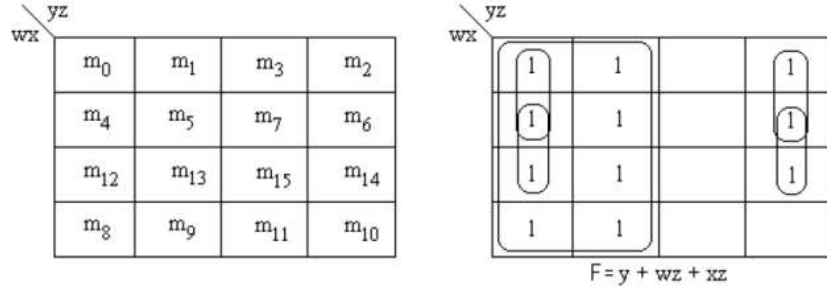
Bu sistemde sekiz minterm vardır. Dolayısıyla diyagram karedir. Buradaki satır ve sütun sıralaması ikili sayı sıralaması gibi olmayıp Gray Kod'u biçimindedir. Üç değişkenli Karnough diyagramı Şekil 2'de görülmektedir.



Şekil 2. Üç değişkenli Karnough Diyagramı

### 2.3. Dört Değişkenli Karnough Diyagramı

Dört değişkenli Karnough diyagramı aşağıdaki şekilde görüldüğü gibidir, dört adet ikili(binary) değişken için on altı minterm vardır. Buradaki satır ve sütun sıralaması ikili sayı sıralaması gibi olmayıp, Gray Kodu biçimindedir. Dört değişkenli Karnough diyagramı Şekil 3'te görülmektedir.



Şekil 3. Dört değişkenli Karnough diyagramı

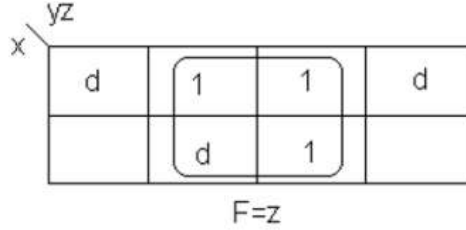
#### 2.4. İsteğe Bağlı Durumlar

İsteğe bağlı durumlar tümüyle tamamlanmamış fonksiyonlara ilişkin olup, sıfır (0) veya bir (1) olarak alınabilen şartlardır. Aşağıda bu duruma ilişkin bir örnek verilmiştir.

$$F = \Sigma(1,3,7) = xyz + x\bar{y}z + xy\bar{z}$$

Boolean fonksiyonunu aşağıdaki isteğe bağlı şartlar altında basitleştiriniz.

$$d = \Sigma(0,2,5) = xyz + x\bar{y}z + xy\bar{z}$$



Şekil 4. İsteğe bağlı durumlar için örnek karnough diyagramı

Burada isteğe bağlı durumlardan bir tanesi 1 ve iki tanesi 0 olarak alınmıştır. Şekil 4'te görüleceği üzere F için basitleştirilmiş ifade F = z olarak elde edilmiştir.

#### Deney Aşaması:

**NOT:** Deney boyunca tüm uygulamalarda devre girişleri (A, B, C, D) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları (Q) için ise 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları için de DC güç grubu kullanılacaktır.

#### - Uygulama 1 :

1- Aşağıdaki Boolean fonksiyonları için çarpımların toplamları şeklindeki basitleştirilmiş ifadeleri elde ediniz.

$$F(x,y,z) = \Sigma(1,2,3,6,7)$$

$$F(w,x,y,z) = \Sigma(2,3,12,13,14,15)$$

2- Elde ettiğiniz ifadeleri gerekli elemanları kullanarak gerçekleştiriniz.

#### - Uygulama 2 :

1- DEĞİL, VE ve VEYA fonksiyonlarını VE DEĞİL kapılarıyla gerçekleştiriniz.

2- DEĞİL, VE ve VEYA fonksiyonlarını VEYA DEĞİL kapılarıyla gerçekleştiriniz.

#### Deney Sonrası Yapılacaklar:

1)  $F = A(B+CD) + B'C$  fonksiyonunu VE DEĞİL kapılarıyla gerçekleştiriniz. Devreyi Multisim programında kurup çalıştırınız.

2)  $F = A(B+CD) + B'C$  fonksiyonunu VEYA DEĞİL kapılarıyla gerçekleştiriniz. Devreyi Multisim programında kurup çalıştırınız.

Deney No:	6
Deney Adı:	7 Segment Display

**Amaç:** Bu deneyin amacı, BCD kodunu kullanarak bir 7 segment display üzerinde rakamları gösterebilen bir devre tasarlamaktır. Deneyde, BCD kodunu 7 segment göstergeye dönüştüren devrelerin nasıl çalıştığı incelenecek ve öğrenciler, hem lojik kapılar kullanarak hem de hazır entegreler ile bu dönüşümü gerçekleştireceklerdir.

### Laboratuvarda Kullanılacak Ekipmanlar:

- Dijital Analöğ Eğitim Seti
- 11 adet 330 ohm direnç
- Bağlantı kabloları

### Öğrenciler tarafından getirilmesi gereken ekipmanlar:

- 1 adet breadboard
- 1 adet 74LS47

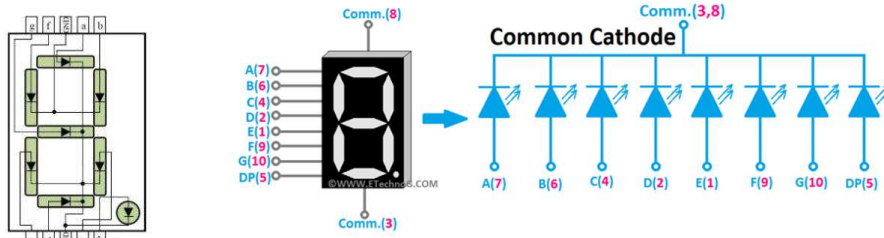
### Genel Bilgiler:

#### 1. 7 Segment Display

7 Segment Display, dijital cihazlarda sayısal verileri göstermek için kullanılan en yaygın göstergelerden biridir. Adından da anlaşılacağı gibi, her rakamı göstermek için yedi segmentten oluşur. Her segment, LED (Işık Yayan Diyot) veya LCD (Sıvı Kristal Ekran) olabilir ve bağımsız olarak açılıp kapanarak farklı sayılar veya harfler oluşturur. 7 Segment Display, a, b, c, d, e, f ve g olarak adlandırılan yedi bağımsız segmentten oluşur ve genellikle ek bir segment olan nokta (dot, DP) da bulunabilir. Her segment, 0'dan 9'a kadar olan rakamları ve bazı harfleri gösterecek şekilde açılıp kapatılabilir. Ortak anot ve ortak katot olmak üzere ikiye ayrılırlar.

#### 1.1. Ortak Katot (Common Cathode):

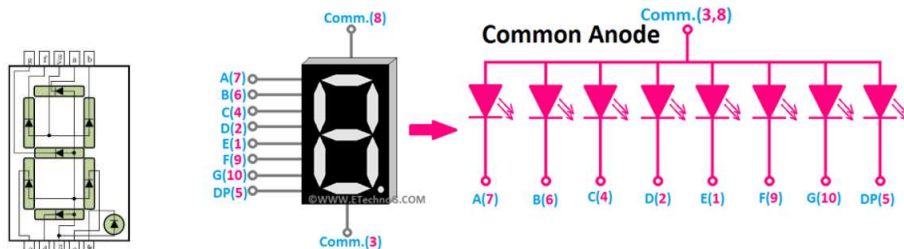
- Segmentlerin tüm katotları ortak bir noktada toplanmıştır.
- Segmentlerin anota (pozitif terminal) bağlanarak aktif hale getirilmesi gerekir. Şekil 1'de ortak katot 7 segment displayin iç yapısı görülmektedir.



Şekil 1. Ortak katot 7 segment display

#### 1.2. Ortak Anot (Common Anode):

- Segmentlerin tüm anotları ortak bir noktada toplanmıştır.
- Segmentleri aktif hale getirmek için katotlara (negatif terminal) bağlamak gerekir. Şekil 2'de ortak anot 7 segment displayin iç yapısı görülmektedir.



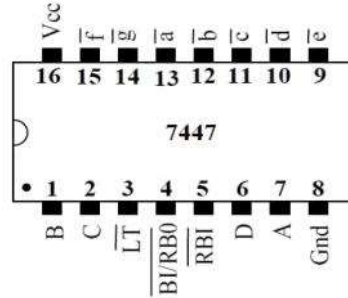
Şekil 2. Ortak anot 7 segment display

## 2. 7447 7 Segment Display Sürücü Entegre Devresi

7447 entegresi, BCD kodunu 7 segment displaye dönüştürmek için kullanılan bir -BCD to 7-segment display decoder/driver- entegresidir. Ortak anot tipi 7 segment displaylerle birlikte kullanılır ve 0-9 arası sayıları gösterecek şekilde tasarlanmıştır. Bu entegre, 4-bitlik BCD girişlerini alarak, bu değerleri seven segment display'de 0 ile 9 arasındaki rakamları gösterecek şekilde çevrim yapar ve çıkışları aktif 0'dır.

### 2.1. 7447 7 Segment Display Sürücü Entegre Devresi Pinleri

7447 entegresi toplamda 16 pin'e sahiptir. Devrenin pinleri şekil 3'te görülmektedir.



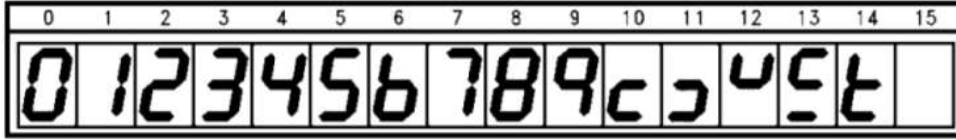
Şekil 3. 7447 7 segment display sürücü entegre devresi pinleri

- **Giriş Pinleri (A, B, C, D):** Bu pinler BCD kodunu temsil eden 4 bitlik girişlerdir. Bu girişlere verilen değer, 7 segment display'de gösterilecek rakamı belirler.
- A: En az anlamlı bit (LSB)
- B: İkinci bit
- C: Üçüncü bit
- D: En fazla anlamlı bit (MSB)
- **Çıkış Pinleri (a, b, c, d, e, f, g):** Bu pinler, seven segment display'in her bir segmentini kontrol eder. "a" dan "g" ye kadar olan çıkışlar, display'in ilgili segmentlerinin yanmasını sağlar.
- **Lamp Test (LT):** Bu pin düşük (LOW) olduğunda tüm segmentler yanar. Bu özellik, display'in tüm segmentlerinin çalışıp çalışmadığını test etmek için kullanılır.
- **Blanking Input (BI):** Bu pin düşük (LOW) olduğunda, display tamamen kapanır ve rakam gösterilmez.
- **Ripple Blanking Input (RBI):** Gereksiz sıfırları baskılamak için kullanılır. Örneğin, çoklu display'ler kullanıldığında baştaki sıfırların gösterilmemesi için.
- **Ripple Blanking Output (RBO):** Çoklu display'ler arasında blanking fonksiyonunu zincirlemek için kullanılır.

LT pini lojik 0 yapıldığında tüm segment çıkışları lojik 0'a çekilir. Böylece bağlı olan göstergenin tüm segmentleri yanmalıdır, yanmayan varsa arıza var demektir. Bu uç bu testi yapmak içindir. RBI ve BI / RBO pinlerinin kullanım amacı çoklu göstergeler kullanılmak istendiğinde birden fazla 7447 entegresinin senkron çalışmasını sağlamaktır. 7447 entegresinin doğruluk tablosu Şekil 4'te, display çıkışları ise Şekil 5'te görülmektedir.

Desimal Sayı	Girişler				Çıkışlar									
	$\overline{LT}$	$\overline{RBI}$	$\overline{BI}/RBO$	D	C	B	A	$\overline{a}$	$\overline{b}$	$\overline{c}$	$\overline{d}$	$\overline{e}$	$\overline{f}$	$\overline{g}$
0	1	1	1	0	0	0	0	0	0	0	0	0	0	1
1	1	1	1	0	0	0	1	1	0	0	1	1	1	1
2	1	1	1	0	0	1	0	0	0	1	0	0	1	0
3	1	1	1	0	0	1	1	0	0	0	0	1	1	0
4	1	1	1	0	1	0	0	1	0	0	1	1	0	0
5	1	1	1	0	1	0	1	0	1	0	1	0	0	0
6	1	1	1	0	1	1	0	1	1	0	0	0	0	0
7	1	1	1	0	1	1	1	0	0	0	1	1	1	1
8	1	1	1	1	0	0	0	0	0	0	0	0	0	0
9	1	1	1	1	0	0	1	0	0	0	1	1	0	0
10	1	1	1	1	0	1	0	1	1	1	0	0	1	0
11	1	1	1	1	0	1	1	1	1	0	0	1	1	0
12	1	1	1	1	1	0	0	1	0	1	1	1	0	0
13	1	1	1	1	1	0	1	0	1	1	0	1	0	0
14	1	1	1	1	1	1	0	1	1	1	0	0	0	0
15	1	1	1	1	1	1	1	1	1	1	1	1	1	1
$\overline{BI}$	X	X	0	X	X	X	X	1	1	1	1	1	1	1
$\overline{RBI}$	1	0	0	0	0	0	0	1	1	1	1	1	1	1
$\overline{LT}$	0	X	1	X	X	X	X	0	0	0	0	0	0	0

Şekil 4. 7447 entegresi doğruluk tablosu

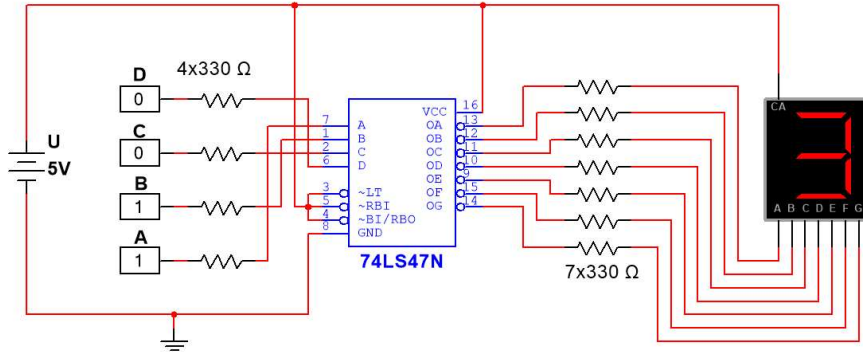


Şekil 5. 7447 entegresi display çıkışları

#### Deney Aşaması:

**NOT:** Deney boyunca devre girişleri (A, B, C, D) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, led olarak 8 led gösterge grubu, çıkış olarak 7 Parçalı Led Gösterge Grubu, entegrelerin besleme ve toprak bağlantıları için de DC güç grubu kullanılacaktır. Şekil 6'da 7 segment göstergede yer alan CA bağlantısı uygulama esnasında yapılmayacaktır.

#### - Uygulama:



Şekil 6. Deney şeması

- 1- Şekil 6'daki girişine 7486 entegre ile 7 segment display sürme devresini board üzerine kurunuz.
- 2- Şekil 5'te yer alan doğruluk tablodundaki giriş değerlerini uygulayarak çıkışı gözlemleyiniz.

#### Deney Sonrası Yapılacaklar:

- 1) Şekil 6'da yer alan uygulama devresini Multisim programında kurup çalıştırınız.
- 2) Dotmatrix display hakkında bilgi veriniz.
- 3) 7-segment display'in bir Arduino veya mikrodenetleyici yardımıyla kontrol edilmesi hakkında bilgi veriniz.

Deney No:	7
Deney Adı:	Tam Toplayıcı

**Amaç:** Bu deneyin amacı, 74283 dört bitlik tam toplayıcı entegresini kullanarak iki dört bitlik binary sayıyı toplamak ve toplama sonucunda elde edilen dört bitlik sonuç ile varsa elde (carry-out) çıkışını gözlemlemektir. Bu deney, dijital elektronik devrelerinde dört bitlik toplama işleminin nasıl gerçekleştirildiğini, tam toplayıcı devresinin çalışma prensibini anlamayı ve sayısal devrelerdeki toplama işlemlerinin TTL mantığı ile nasıl yapıldığını göstermeyi hedeflemektedir.

#### Laboratuvarda Kullanılacak Ekipmanlar:

- Dijital Analog Eğitim Seti
- 14 adet 330  $\Omega$  direnç
- Bağlantı kabloları

#### Öğrenciler tarafından getirilmesi gereken ekipmanlar:

- 1 adet breadboard
- 1 adet 74LS283

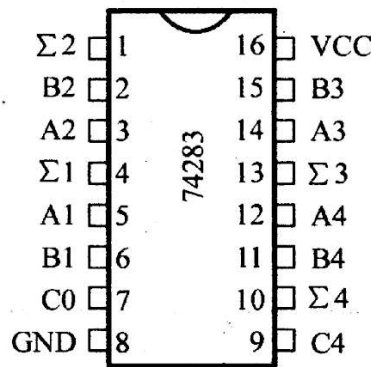
#### Genel Bilgiler:

##### 74283 Tam Toplayıcı Entegre Devresi

74283 entegresi, dört bitlik bir tam toplayıcı (full adder) entegresidir ve TTL (Transistor-Transistor Logic) tabanlıdır. Dijital devrelerde dört bitlik sayıları toplamak için yaygın olarak kullanılır. Her iki dört bitlik sayı için bir de elde (carry) girişi vardır, bu sayede çok bitli sayılar üzerinde toplama işlemi yapılabilir. TTL mantığı ile tasarlandığından oldukça hızlıdır ve mikroişlemcilerde veya diğer dijital devrelerde yüksek hızlarda kullanılabilir. Dijital hesaplama sistemlerinde, veri toplama, sayma devreleri ve mikroişlemci tabanlı projelerde dört bitlik toplama işlemlerini gerçekleştirmek için kullanılır.

74283 entegresi, dört bitlik iki sayı (A ve B) arasında toplama işlemi yapar ve bir önceki toplama işleminin elde değerini (Cin) dikkate alır. Bu işlem sonucunda dört bitlik bir toplam (S1, S2, S3, S4) ve bir elde çıkışı (Cout) üretilir. Entegreye ait pinler Şekil 1’de, pin tanımları ise Şekil 2’de görülmektedir.

- **Girdiler:** 4 bitlik iki giriş (A ve B), bir elde (carry-in) giriş pini (Cin).
- **Çıktılar:** 4 bitlik toplam çıkışı ve bir elde çıkışı (carry-out, Cout).



Şekil 1. 74283 tam toplayıcı entegre devresi pinleri

PIN NO.	SYMBOL	NAME AND FUNCTION
4, 1, 13, 10	$\Sigma_1$ to $\Sigma_4$	sum outputs
5, 3, 14, 12	A <sub>1</sub> to A <sub>4</sub>	A operand inputs
6, 2, 15, 11	B <sub>1</sub> to B <sub>4</sub>	B operand inputs
7 C IN		carry input
8	GND	ground (0 V)
9 C OUT		carry output
16	V cc	positive supply voltage

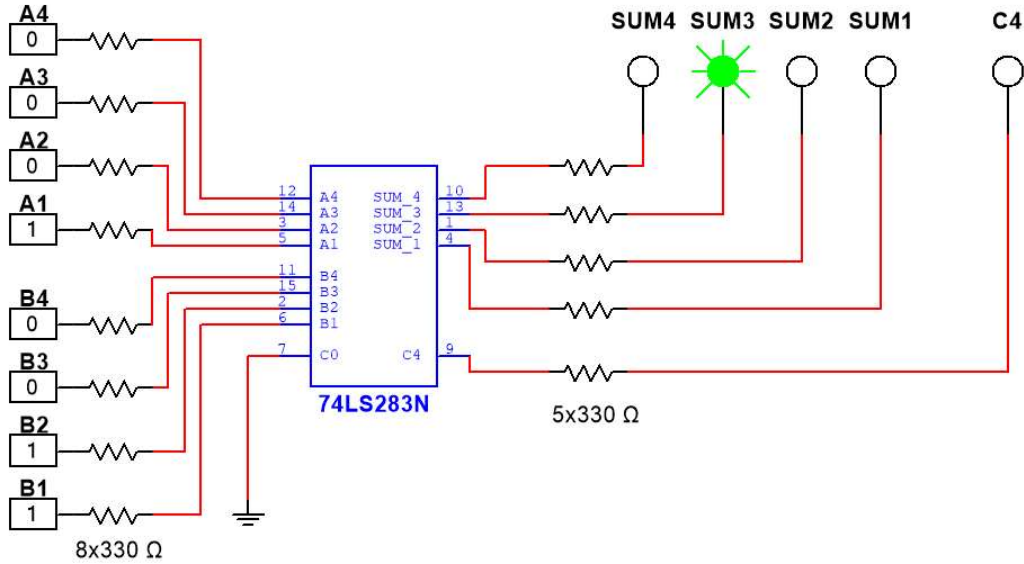
Şekil 2. 74283 tam toplayıcı entegre devresi katalog pin tanımları

Bu entegre, birden fazla 74283 entegresi birbirine zincirlenerek daha geniş bitlik toplama işlemleri gerçekleştirmek için de kullanılabilir. Cout çıkışı, bir sonraki tam toplayıcıya elde olarak aktarılabilir ve bu şekilde daha büyük sayılar işlenebilir.

### Deney Aşaması:

**NOT:** Deney esnasında devre girişleri (A<sub>4</sub>...A<sub>1</sub>, B<sub>4</sub>...B<sub>1</sub>, C<sub>0</sub>) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları (SUM<sub>4</sub>...SUM<sub>1</sub>, C<sub>4</sub>) için 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları için de DC güç grubu kullanılacaktır.

### - Uygulama :



Şekil 3. 74283 tam toplayıcı entegre devresi uygulama şeması

Tablo 1. 74283 tam toplayıcı entegre devresi doğruluk tablosu

B <sub>4</sub>	B <sub>3</sub>	B <sub>2</sub>	B <sub>1</sub>	A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	C <sub>0</sub>	C <sub>4</sub>	Σ <sub>4</sub>	Σ <sub>3</sub>	Σ <sub>2</sub>	Σ <sub>1</sub>
0	0	0	0	0	0	0	0	0					
0	0	1	1	0	0	1	1	0					
1	0	0	0	1	0	0	0	0					
0	1	1	0	1	1	0	1	0					
1	1	0	1	0	1	1	0	0					
1	0	1	1	1	0	1	1	0					
0	1	0	1	1	1	0	1	0					
1	1	1	1	1	1	1	1	1					

- 1- Şekil 3'teki girişine 74283 tam toplayıcı entegre devresini board üzerine kurunuz.
- 2- Tablo 3'te yer alan doğruluk tablosunu doldurunuz.

**Deney Sonrası Yapılacaklar:**

- 1) Şekil 3'te yer alan uygulama devresini Multisim programında kurup çalıştırınız.
- 2) Tam ve yarım toplayıcıların aralarındaki fark nedir? Açıklayınız.
- 3) Tam ve yarım çıkarıcı devreleri hakkında bilgi veriniz.

Deney No:	8
Deney Adı:	Decoder ve Encoder Devreleri

**Amaç:** Bu deneyin amacı, lojik elemanları kullanılarak kombinyonel lojik devrelerden encoder ve decoder devrelerinin gerçekleştirilmesini ve bu devrelerin çalışma prensiplerinin incelenmesini içermektedir. Öğrenciler, 74138 ve 74148 gibi entegreler yardımıyla farklı encoder ve decoder devrelerini kurarak, bu devrelerin giriş ve çıkışlar arasındaki ilişkiyi gözlemleyeceklerdir.

#### **Laboratuvarda Kullanılacak Ekipmanlar:**

- Dijital Analog Eğitim Seti
- 8 adet 330  $\Omega$  direnç
- 3 adet 1k  $\Omega$  direnç
- Bağlantı kabloları

#### **Öğrenciler tarafından getirilmesi gereken ekipmanlar:**

- 1 adet breadboard
- 1 adet 74LS138
- 1 adet 74LS148

#### **Genel Bilgiler:**

Kombinyonel ve ardışıl devreler, dijital elektronik sistemlerde temel rol oynayan iki ana devre türüdür. Her ikisi de giriş ve çıkış sinyalleriyle çalışır, ancak aralarında önemli farklar vardır.

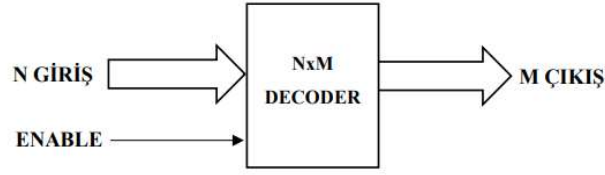
- **Kombinyonel Devreler:** Kombinyonel devreler, çıkışlarının sadece o anki girişlerin kombinyonuna bağlı olduğu devrelerdir. Bu devrelerde hafıza elemanları bulunmaz; dolayısıyla, önceki giriş durumları çıkışları etkilemez. Girişlerdeki herhangi bir değişiklik, çıkışlarda anında karşılık bulur. Örneğin, bir toplayıcı devresi, iki sayının toplamını hesaplar ve sonuç, giriş değerlerine bağlı olarak hemen çıkışta görünür.
- **Ardışıl Devreler:** Ardışıl devreler ise, çıkışlarının hem o anki girişlere hem de devrenin önceki durumuna bağlı olduğu devrelerdir. Bu devrelerde hafıza elemanları (örneğin, flip-floplar) kullanılarak önceki durum bilgisi saklanır ve bu bilgi, sonraki çıkışları belirlemede kullanılır. Yani, ardışıl devreler, zamanın bir fonksiyonu olarak davranır; önceki girişler ve çıkışlar, gelecekteki çıkışları etkiler. Örneğin, bir sayıcı devresi, her bir saat sinyalinde sayıyı bir artırır; bu işlem, önceki sayım değerine bağlıdır.

Kombinyonel devreler, hafıza içermez, girişler direkt olarak çıkışları belirler ve saat sinyali gerekmez, giriş değişiklikleri anında çıkışa yansır. Ardışıl devreler ise hafıza elemanları içerir ve geçmiş durumlar da çıkışları etkiler ve saat sinyali ile çalışır ve zamanla değişen durumlara bağlıdır.

Kombinyonel devrenin çıkışlarında, girişlerine herhangi bir anda uygulanacak bilgiye göre o anda devrenin kuruluş amacına uygun şekilde bilgiler elde edilecektir. Bu deney çalışmasında kombinyonel devrelerden encoder ve decoder devreleri incelenecektir.

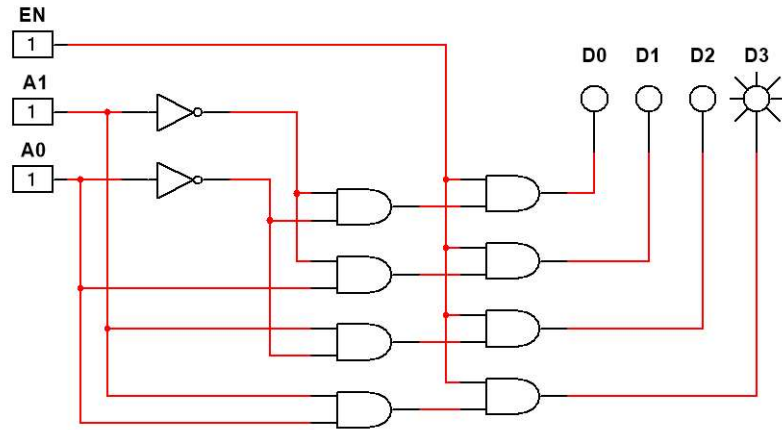
#### **1. Kod Çözücü (Decoder)**

Decoder (kod çözücü) dijital sistemlerde kullanılan ve girişteki binary (ikili) kodları, belirli bir formatta çıkışlara çeviren kombinyonel lojik devrelerdir. Decoder'lar, bir dijital sinyali çözümleyerek o sinyale uygun çıkışı aktif hale getirir. Genel olarak, bir N girişli decoder,  $2^N$  adet çıkışa sahiptir. Decoderlar Şekil 1'de görüldüğü gibi N binary giriş hattını M çıkış hattına çevirdiklerinden dolayı  $N \times M$  yada N-M decoder olarak adlandırılır. Burada  $M = 2^N$  ilişkisi söz konusudur.



Şekil 1. NxM decoderin genel görünüşü

Genel olarak decoderler IC paketler içerisinde 2x4, 3x8, 4x10, 4x16 şeklinde düzenlenmiş olarak bulunurlar. Şekil 2 ve Tablo 1’de decoder devresi ve doğruluk tablosu görülmektedir. Şekil 2’de olduğu gibi decoderler  $A_0$  ve  $A_1$  girişlerine ve bu girişlerin kombinasyonuna bağlı olarak dört çıkışa sahiptir.



Şekil 2. 2x4 Decoder devresi

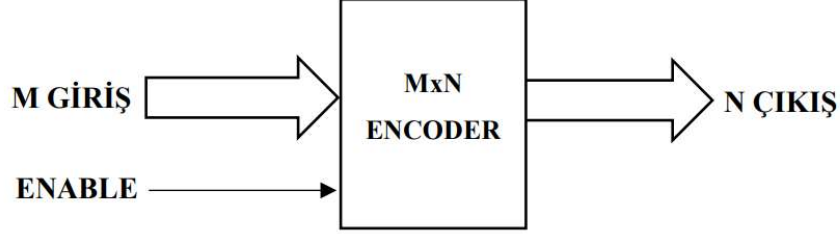
Tablo 1. 2x4 Decoder doğruluk tablosu

Girişler			Çıkışlar			
EN	$A_1$	$A_0$	$D_0$	$D_1$	$D_2$	$D_3$
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

Girişe uygulanacak bilginin her kombinasyonunda çıkışlardan sadece bir tanesinde lojik 1 seviye görülecek, diğer çıkışlar ise lojik 0 seviyeye sahip olacaktır. Şekil 1’de görüldüğü gibi NxM decoder devresi giriş ve çıkış hatlarından başka bir de ENABLE girişine sahiptir. Eğer NxM decoder devresi gerekli olan encoder sinyaline sahip değilse (Encoder = 0) decoder devre yapması gereken işlemi yerine getiremez ve decoder devresi pasif durumdadır. Uygun ENABLE sinyali uygulandığında (Encoder = 1) devre aktif durumdadır ve normal çalışma işlemlerini yerine getirir.

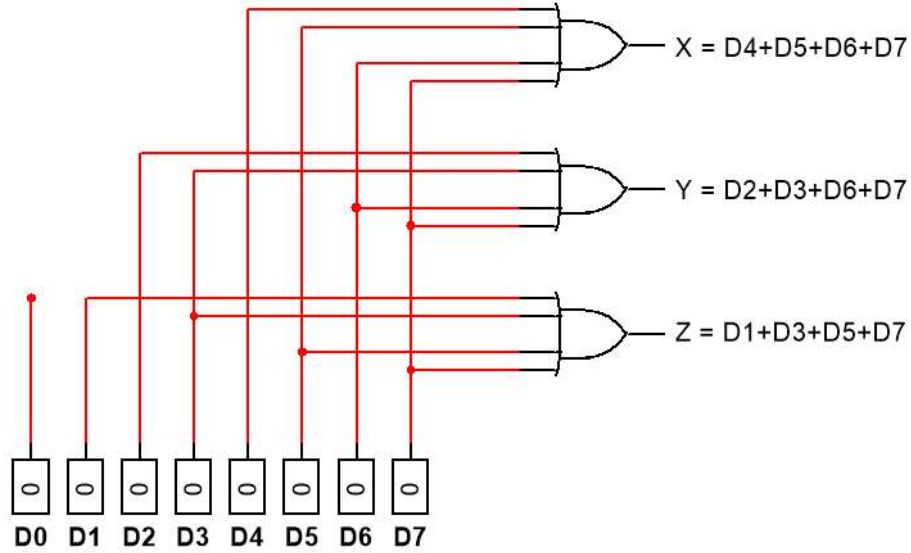
## 2. Encoder (Kodlayıcı)

Encoder bir decoderin tersi işlem yapan kombinyonel bir devredir. Bir encoder  $2^N$  giriş hattına ve N çıkış hattına sahiptir. Çıkış hatlarından  $2^N$  değişken giriş için binary kodlar üretir. Girişler M ve çıkışlar N olarak adlandırıldığından MxN veya M-N encoder olarak adlandırılırlar. Şekil 3'te MxN boyutlu bir encoder görülmektedir.



Şekil 3. MxN encoder

Şekil 4'ten de görülebileceği gibi encoder devresi 8 girişe ve bu girişlere karşılık binary olarak üretilen kodların elde edileceği 3 çıkışa sahiptir. Girişe  $2^8 = 256$  mümkün uygulanabilecek durum olmasına karşılık bunların sadece doğruluk tablosunda görüldüğü gibi 8 giriş değişkeni giriş olarak kabul edilecek ve bu girişlere karşılık binary kodlar üretilecektir. Bu işlem bir anlamda decimal girişin binary forma dönüştürülmesi olarak da adlandırılabilir. (Decoder devrede ise binary girişin decimal forma dönüştürülmesi söz konusudur). IC paketler halinde bulunan encoder devresi öncelikli çevrim yapan encoder (priority encoder) olarak adlandırılır. Bunun anlamı şudur; encodera uygulanan her hattın bir öncelik sırası vardır. Buna göre girişlerden biri en yüksek öncelikli giriş ( $D_7$ ) ve bir diğeri en düşük öncelikli giriştir ( $D_0$ ). Örnek olarak bu girişlerden en yüksek öncelikli girişe karşılık bir binary kod üretecektir. Burada  $D_5$  girişi  $D_2$ 'ye göre daha yüksek öncelikli giriştir ve çıkışta 101 binary kodu üretecektir. 74148 böyle bir encoder'a örnektir.

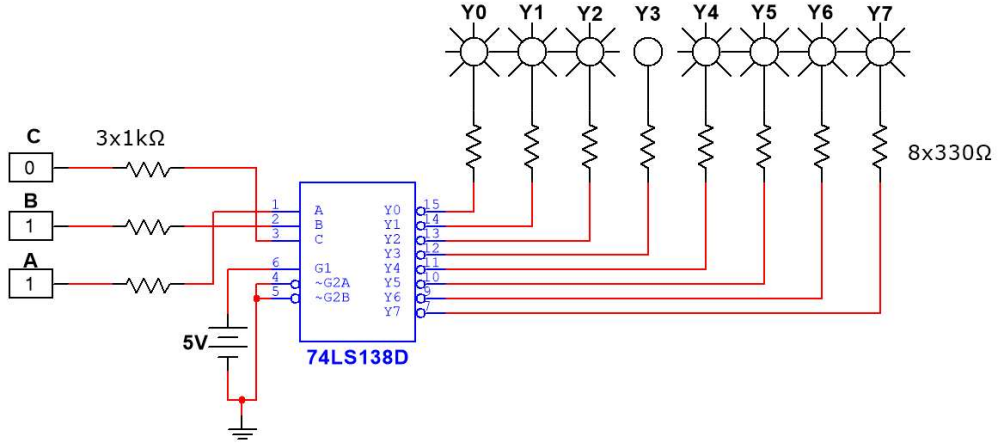


Şekil 4. Encoder devresi

### Deney Aşaması:

**NOT:** Deney esnasında devre girişleri (C, B, A) için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları ( $Y_0, Y_1, \dots, Y_7$ ) için 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları için de DC güç grubu kullanılacaktır.

- Uygulama 1:



Şekil 5. 74138 3x8 decoder devresi

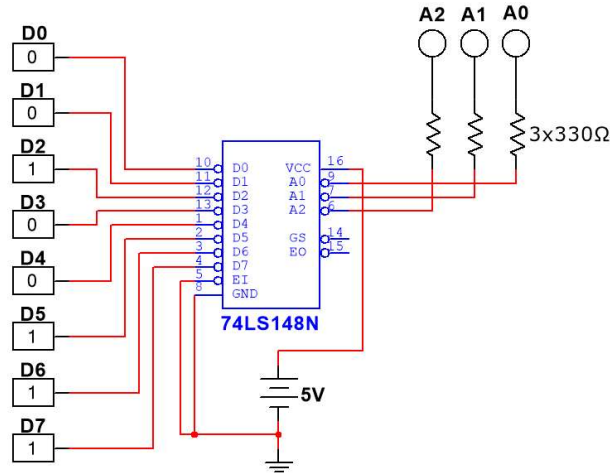
Tablo 2. 74138 3x8 decoder devresi doğruluk tablosu

Girişler				Çıkışlar							
E	C	B	A	D <sub>0</sub>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>	D <sub>4</sub>	D <sub>5</sub>	D <sub>6</sub>	D <sub>7</sub>
0	X	X	X								
1	0	0	0								
1	0	0	1								
1	0	1	0								
1	0	1	1								
1	1	0	0								
1	1	0	1								
1	1	1	0								
1	1	1	1								

1- Şekil 5'teki 74138 3x8 decoder devresini kurunuz.

2- Devreyi çalıştırıp Tablo 2'de yer alan doğruluk tablosunu doldurunuz.

- Uygulama 2:



Şekil 6. 74148 3x8 öncelikli encoder devresi

**Tablo 3.** 74148 3x8 öncelikli encoder devresi doğruluk tablosu

Girişler									Çıkışlar		
EI	7	6	5	4	3	2	1	0	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
1	X	X	X	X	X	X	X	X			
0	1	1	1	1	1	1	1	1			
0	0	X	X	X	X	X	X	X			
0	1	0	X	X	X	X	X	X			
0	1	1	0	X	X	X	X	X			
0	1	1	1	0	X	X	X	X			
0	1	1	1	1	0	X	X	X			
0	1	1	1	1	1	0	X	X			
0	1	1	1	1	1	1	0	X			
0	1	1	1	1	1	1	1	0			

- 1- Şekil 6’da yer alan 74148 3x8 öncelikli encoder devresini kurunuz.
- 2- Devreyi çalıştırıp Tablo 3’te yer alan doğruluk tablosunu doldurunuz.

**Deney Sonrası Yapılacaklar:**

- 1) Şekil 5 ve 6’da yer alan uygulama devrelerini Multisim programında kurup çalıştırınız.
- 2) İki adet 2x4 decoder yardımıyla bir adet 3x8 decoder devresi gerçekleştiriniz. Devre şemasını çizip çalışmasını anlatınız.
- 3) IC paket nedir araştırınız.

Deney No:	9
Deney Adı:	Flip-Flop Devreleri

**Amaç:** Bu deneyin amacı, ardışık devrelerin temel bileşeni olan flip-flop devrelerinin çalışma prensiplerini incelemek ve gerçekleştirmektir. Öğrenciler, flip-flop'ların farklı türlerini kurarak doğruluk tablolarını çıkaracak ve çeşitli flip-flop devrelerini deneysel olarak gözlemleyecektir. Bu deney kapsamında, RS, D, JK ve T tipi flip-flop'ların yapıları ve çalışma mantıkları üzerinde durulacak, ayrıca bu devrelerin senkron ve asenkron çalışma şekilleri analiz edilecektir

#### Laboratuvarda Kullanılacak Ekipmanlar:

- Dijital Analog Eğitim Seti
- Osiloskop
- Sinyal jeneratörü

#### Öğrenciler tarafından getirilmesi gereken ekipmanlar:

- 1 adet breadboard
- 1 adet 74HC00 ( VE DEĞİL )
- 1 adet 74HC02 ( VEYA DEĞİL )
- 1 adet 74HC04 ( DEĞİL )
- 1 adet 74LS76

#### Genel Bilgiler:

##### Flip-Flop

Önceki deneylerde kombinyonel lojik devre elemanlarından decoder, encoder devreleri incelenmişti. MSI (Medium Scale Integration) lojik devre elemanlarının diğer grubu ise ardışık (sequential) lojik devre elemanlarıdır. Bir ardışık devre, bir flip-flop grubundan ve kapı devrelerini kapsayan bir kombinyonel devreden oluşur. Bir ardışık devrede temel eleman flip-flop'lardır. Çünkü böyle bir devreden flip-flop çıkarıldığında geriye sadece kombinyonel devre kalır. O halde kombinyonel devreyi de ardışık devre olarak adlandırabiliriz

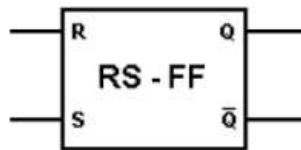
Flip-flop devreleri, dijital elektronik ve mantık devrelerinde kullanılan temel bellek elemanlarıdır. Bu devreler, iki kararlı durum arasında geçiş yaparak bir bitlik bilgiyi saklayabilir. Genellikle saat sinyalleriyle çalışarak giriş sinyallerine bağlı olarak durumu değiştirirler ve belirli bir mantıksal operasyona göre bu bilgiyi korurlar.

Flip-flop devreleri, asenkron veya senkron şekilde çalışabilir. Asenkron flip-flop'lar giriş sinyaline bağlı olarak herhangi bir zamanda durum değiştirebilirken, senkron flip-flop'lar saat (clock) sinyalinin kenarlarında tetiklenir. Saat sinyalinin pozitif (rising edge) veya negatif (falling edge) kenarlarında aktif olabilirler.

Flip-flop'lar temel depolama birimleridir. Her flip-flop bir bitlik dijital bilgiyi (0 veya 1) üzerinde depolayabilir. Temel olarak dört çeşit flip-flop vardır.

#### 1. RS Flip-Flop

Sekil 1'de görüldüğü gibi RS FF'un S(set) ve R(reset) olmak üzere iki girişi, Q ve Q' olmak üzere iki çıkışı bulunmaktadır. Q çıkışı RS FF'un o andaki durumunu gösterir. Eğer Q = 1 ise FF "set" edilmiş, Q = 0 ise FF "reset" edilmiştir. RS flip-flop doğruluk tablosu Tablo 1'de verilmiştir.



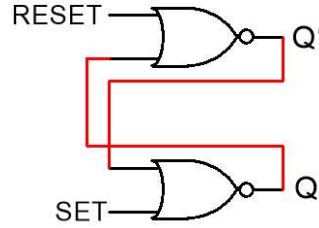
Şekil 1. RS flip-flop

**Tablo 1.** RS flip-flop doğruluk tablosu

Girişler		Çıkışlar	
S	R	Q	$\bar{Q}$
0	0	q	$\bar{q}$
0	1	1	0
1	0	0	1
1	1	Belirsiz	Belirsiz

RS-FF'ü VE DEĞİL ve VEYA DEĞİL kapıları yardımıyla iki ayrı şekilde gerçekleştirilmesi mümkündür. Şekil 2, Tablo 2, Sekil 3 ve Tablo 3'te bu flip-flop gerçekleştirmeleri ve doğruluk tabloları görülmektedir. Doğruluk tablolarından da görüleceği gibi VE DEĞİL ve VEYA DEĞİL kapılarıyla yapılan FF'lar arasında küçük bir fark vardır. S ve R girişlerinin aynı olduğu durumlarda, (S, R=1 ve S, R=0) VEYA DEĞİL kapıları ile yapılan FF'un çıkışları ile VE DEĞİL kapılarıyla yapılan FF'un çıkışlarının farklı olduğuna dikkat ediniz.

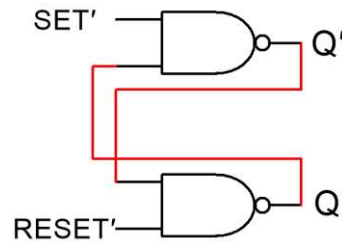
Burada sözü edilen RS-FF'lar asenkron bir çalışma göstermektedir. Bunun anlamı şudur; FF'un R ve S girişlerine uygulanan lojik değerler değiştiğinde çıkışlar da girişlere bağlı olarak direkt değişecektir. RS FF bazı ilavelerle eş zamanlı çalışır duruma getirilebilir. Yani FF'un girişlerindeki herhangi bir değişiklik çıkışlarına hemen aktarılmaz. Aktarma işlemi için bir kontrol devresine ihtiyaç vardır. Bu durum ise RS-FF'a bir CLK (clock) girişi eklemekle sağlanabilir. Sekil 4'de senkron olarak çalışan CLK girişli RS FF devresi görülmektedir. Burada CLK=0 olduğunda S ve R girişlerine ne değer verilirse verilsin Q ve Q' çıkışları etkilenmeyecektir. CLK=1 olduğunda FF normal çalışmasını gösterecektir. Sonuç olarak FF'un çalışması CLK girişine bağlıdır.



**Şekil 2.** VEYA DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop

**Tablo 2.** VEYA DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop doğruluk tablosu

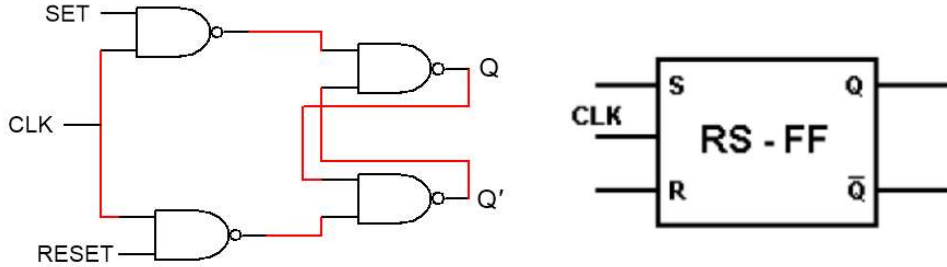
Girişler		Çıkışlar	
S	R	Q	$\bar{Q}$
0	0	q	$\bar{q}$
0	1	1	0
1	0	0	1
1	1	Belirsiz	Belirsiz



**Şekil 3.** VE DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop

**Tablo 3.** VE DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop doğruluk tablosu

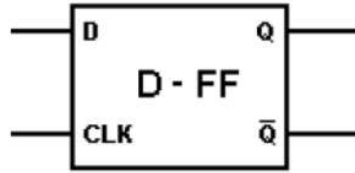
Girişler		Çıkışlar	
S	R	Q	$\bar{Q}$
0	0	Belirsiz	Belirsiz
0	1	0	1
1	0	1	0
1	1	q	$\bar{q}$



**Şekil 4.** VE DEĞİL kapılarıyla gerçekleştirilmiş clock (CLK) girişli RS flip-flop

## 2. D Flip-Flop

D tipi FF tek girişli bir depolama birimidir. Bu giriş D (data) girişi olarak adlandırılır. D girişine uygulanacak bilgi (0 veya 1) çıkışa CLK girişine uygulanan bir işaret yardımı ile aktarılır. Şekil 5 ve Tablo 4'te D tipi FF'un sembolik gösterilimi ve doğruluk tablosu yer almaktadır. D tipi FF, RS FF'a bazı değişiklikler yapılarak elde edilir. Bu değişiklik sadece RS flip-flop girişleri arasına bir INVERTER eklenerek yapılır. Şekil 6'da CLK girişli bir RS FF yardımıyla elde edilen D tipi bir FF görülmektedir.

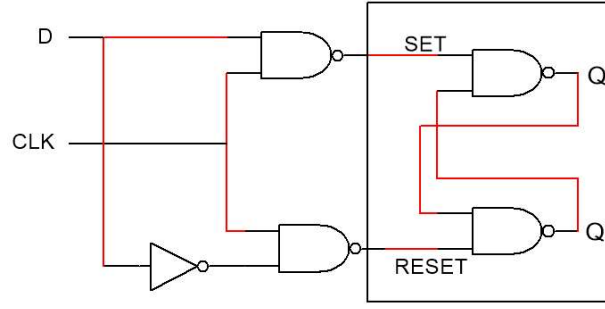


**Şekil 5.** D flip-flop

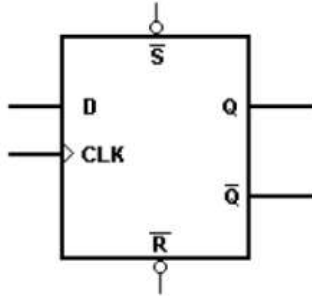
**Tablo 4.** D flip-flop doğruluk tablosu

Girişler		Çıkışlar	
CLK	D	Q	$\bar{Q}$
0	X	q	$\bar{q}$
1	0	0	1
1	1	1	0

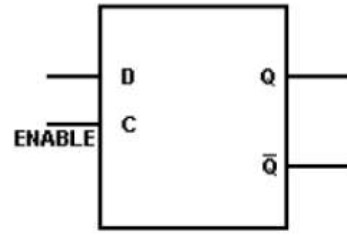
Birbirlerinden farklı özelliklere sahip çeşitli D tipi FF'lar mevcuttur. Bu tipler FF'un CLK girişine uygulanan zamanlama (clock) işaretinin algılanmasına göre kenar tetiklemeli(edge-sensitive), seviye tetiklemeli(level-sensitive) flip-floplar olmak üzere iki gruba ayrılırlar. Seviye tetiklemeli FF'lar genellikle LATCH olarak adlandırılırlar. Şekil 7'de görüleceği üzere bu iki grup FF'u birbirinden ayırt etmek için kenar tetiklemeli FF'un CLK girişine (>) işareti koyulur.



Şekil 6. RS-FF yardımıyla gerçekleştirilmiş D-FF



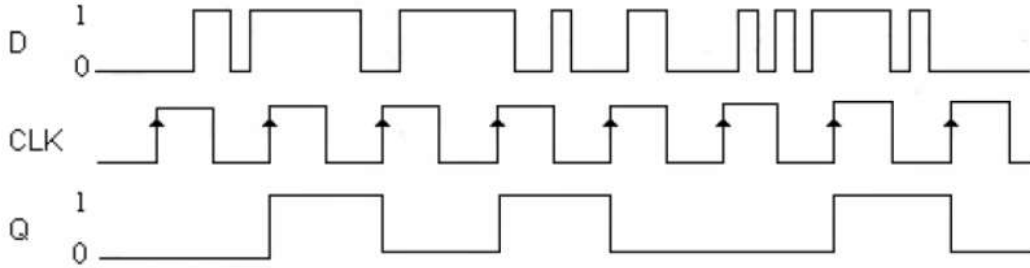
(a) Kenar tetiklemeli D-FF



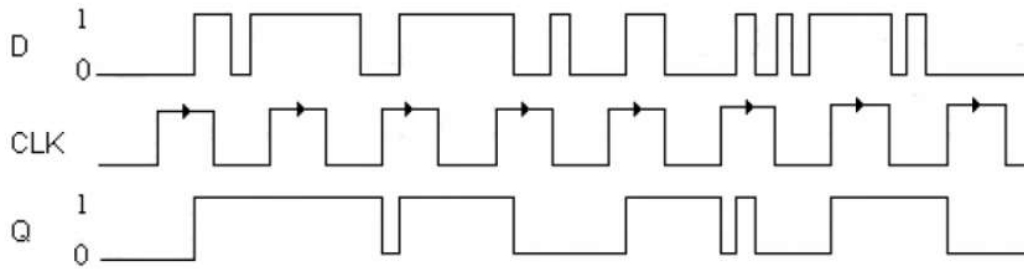
(b) Seviye tetiklemeli D-FF

Şekil 7. D tipi flip-flop tipleri

Seviye tetiklemeli D tipi FF'un (LATCH) çalışması şöyledir; Şekil 9'da görüldüğü gibi CLK işaretinin lojik 1 seviyesine geçtikten ve lojik 1 seviyesinde kaldığı sürece D girişindeki bilgi olduğu gibi Q çıkışına aktarılır. CLK işareti lojik 1 seviyesinden 0 seviyesine geçtiği anda D girişindeki en son bilgi Q çıkışına LATCH (kilitlenmiş) olacaktır. Dolayısıyla CLK işaretinin yeniden lojik 1 olmasına kadar değişmeyecektir.



Şekil 8. Kenar tetiklemeli D-FF'un çalışması



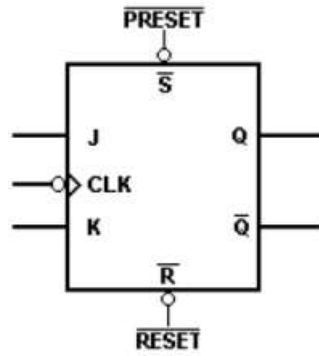
Şekil 9. Seviye tetiklemeli D-FF'un (LATCH) çalışması

D tipi FF'larda ayrıca PRESET ve CLEAR olmak üzere iki ayrı giriş mevcuttur. Bu iki giriş D tipi FF'un girişlerinden bağımsız olarak FF'un durumunu asenkron olarak etkiler. PRESET=0 iken Q daima

set durumunda ( $Q=1$ ) ve  $PRESET=1$  iken FF normal çalışma özelliklerini gösterir.  $CLEAR=0$  iken  $Q$  daima reset durumundadır. ( $Q=0$ ) ve  $CLEAR=1$  iken FF normal çalışma özelliğini devam ettirir. Yani FF'un normal çalışabilmesi için bu iki girişin de lojik 1 seviyesinde olması gerekir. Bu iki giriş kesinlikle aynı anda kullanılmamalıdır. Boşta çalışmada her ikisi de lojik 1, aktif hale getirmede biri lojik 1 iken diğeri lojik 0;  $PRESET=CLEAR=0$  durumu tanım gereği kesinlikle uygulanmamalıdır.

### 3. JK Flip-Flop

Bir JK FF, beş girişe (J, K, CLOCK, PRESET, CLEAR) iki çıkışa  $Q$  ve  $\bar{Q}$  sahiptir. Şekil 10 ve Tablo 5'te JK FF'un sembolik şeklini ve doğruluk tablosu görülmektedir. PRESET ve CLEAR girişleri D tipi FF'daki gibidir. Doğruluk tablosundan da görüleceği gibi JK FF, RS FF'a oldukça benzer. Aralarındaki fark şudur; RS FF'un her iki girişinin lojik 1 olması durumunda sonuç belirsizdi. JK FF'da ise her iki girişin de lojik 1 olması durumunda ve CLK girişi uyarıldığında  $Q$  çıkışı bulunduğu son durumun tersi duruma sahip olur. Bu çalışma durumunda CLK uçlarına uygulanan clock darbesinin frekansı ikiye bölünür. Bu özelliğinden dolayı sayıcı tasarımlarında en çok kullanılan FF'dur.



Şekil 10. JK flip-flop

Tablo 5. JK flip-flop doğruluk tablosu

Girişler			Çıkışlar	
CLK	J	K	Q	$\bar{Q}$
↓	0	0	q	$\bar{q}$
↓	0	1	1	0
↓	1	0	0	1
↓	1	1	$\bar{q}$	q

#### Deney Aşaması:

**NOT:** Deney boyunca tüm uygulamalarda devre girişleri için Dijital Analog Eğitim Seti üzerindeki lojik durum anahtar grubu, devre çıkışları için ise 8 led gösterge grubu, entegrelerin besleme ve toprak bağlantıları için DC güç grubu, clock sinyali kare dalga için ise sinyal jeneratörü grubu kullanılacaktır.

#### - Uygulama 1:

Tablo 6. VEYA DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop doğruluk tablosu

Girişler		Çıkışlar	
S	R	Q	$\bar{Q}$
0	0		
0	1		
1	0		
1	1		

**Tablo 7.** VE DEĞİL kapılarıyla gerçekleştirilmiş RS flip-flop doğruluk tablosu

Girişler		Çıkışlar	
S	R	Q	$\bar{Q}$
0	0		
0	1		
1	0		
1	1		

- 1- Şekil 2, 3'teki devreleri kurunuz.
- 2- Kurduğunuz devrelerin doğruluk tablolarını Tablo 6,7'ye çıkarınız.

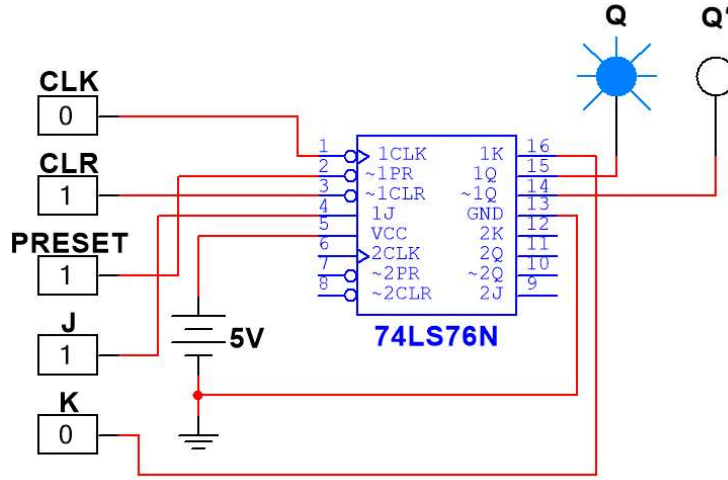
- **Uygulama 2:**

**Tablo 9.** D flip-flop doğruluk tablosu

Girişler		Çıkışlar	
CLK	D	Q	$\bar{Q}$
0	X		
1	0		
1	1		

- 1- Şekil 6'daki devreyi kurup, RS FF yardımı ile D tipi FF gerçekleştiriniz.
- 2- Tablo 9'da yer alan doğruluk tablosunu çıkarınız.

- **Uygulama 3:**



**Şekil 10.** 7476 JK flip flop devresi

**Tablo 10.** JK flip-flop doğruluk tablosu

Girişler			Çıkışlar	
CLK	J	K	Q	$\bar{Q}$
	0	0		
	0	1		
	1	0		
	1	1		

- 1- Şekil 10'daki JK-FF devresini kurunuz.
- 2- Tablo 10'da yer alan doğruluk tablosunu çıkarınız.

- **Uygulama 4:**

1- JK-FF'un J ve K girişleri lojik 1 seviyesinde iken CLK girişine 1 kHz'lik kare dalga uygulayıp Q çıkışında elde edilen dalga formunu gözleyiniz ve yorumlayınız.

**Deney Sonrası Yapılacaklar:**

- 1) RS flip-flop ile bir D tipi flip-flop gerçekleştiriniz.
- 2) Senkron ardışıl lojik tasarım adımlarını araştırınız.
- 3) Uygulama 3'teki devreyi Multisim programında gerçekleştirmiz.